

09/250,44  
Masataka Yamamoto  
Feb. 16, 1999  
(F. 250,44  
/K  
H3

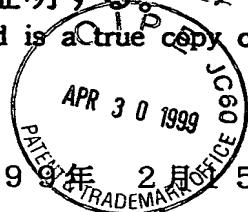
日本特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application:

1999年2月5日



出願番号  
Application Number:

平成11年特許願第035442号

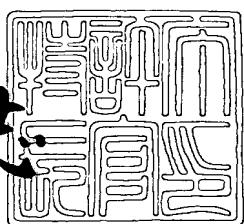
出願人  
Applicant(s):

キヤノン株式会社

1999年3月19日

特許庁長官  
Commissioner,  
Patent Office

伴佐山建志



出証番号 出証特平11-3016280

【書類名】 特許願  
【整理番号】 3906092  
【提出日】 平成11年 2月15日  
【あて先】 特許庁長官殿  
【国際特許分類】 H01J 31/00  
【発明の名称】 電子放出素子、電子源、画像形成装置の製造方法  
【請求項の数】 15  
【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
【氏名】 小野 武夫  
【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
【氏名】 山下 真孝  
【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
【氏名】 河出 一佐哲  
【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
【氏名】 大西 敏一  
【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
【氏名】 岩崎 達哉  
【特許出願人】  
【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【代理人】

【識別番号】 100096828

【弁理士】

【氏名又は名称】 渡辺 敬介

【電話番号】 03-3501-2138

【選任した代理人】

【識別番号】 100059410

【弁理士】

【氏名又は名称】 豊田 善雄

【電話番号】 03-3501-2138

【先の出願に基づく優先権主張】

【出願番号】 平成10年特許願第 31890号

【出願日】 平成10年 2月16日

【手数料の表示】

【予納台帳番号】 004938

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703710

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子放出素子、電子源、画像形成装置の製造方法

【特許請求の範囲】

【請求項1】 電極間に、電子放出部を有する導電性膜を備える電子放出素子の製造方法において、

前記電子放出部を導電性膜に形成する工程が、導電性膜の凝集を促進する気体の存在する雰囲気中にて、該導電性膜に加熱する工程と該導電性膜に通電する工程とを有することを特徴とする電子放出素子の製造方法。

【請求項2】 電極間に、電子放出部を有する導電性膜を備える電子放出素子の製造方法において、

前記電子放出部を導電性膜に形成する工程が、導電性膜の凝集を促進する気体の存在する雰囲気中にて、該導電性膜に加熱しながら該導電性膜に通電する工程を有することを特徴とする電子放出素子の製造方法。

【請求項3】 前記導電性膜の凝集を促進する気体は、還元性気体である請求項1または2に記載の電子放出素子の製造方法。

【請求項4】 前記導電性膜の凝集を促進する気体は、 $H_2$ 、CO、 $CH_4$ のいずれかである請求項1または2に記載の電子放出素子の製造方法。

【請求項5】 前記導電性膜の凝集を促進する気体は、 $H_2$ である請求項1または2に記載の電子放出素子の製造方法。

【請求項6】 前記導電性膜への加熱は、該導電性膜が配置されている基板を加熱することにより行われる請求項1または2に記載の電子放出素子の製造方法。

【請求項7】 前記基板の加熱は、100℃以下の温度にて行われる請求項6に記載の電子放出素子の製造方法。

【請求項8】 前記基板の加熱は、50℃～100℃の範囲の温度にて行われる請求項6に記載の電子放出素子の製造方法。

【請求項9】 前記導電性膜は、金属化合物を含有する液滴を基板上に付与する工程を経て形成された導電性膜である請求項1または2に記載の電子放出素子の製造方法。

【請求項10】 前記液滴の基板への付与は、インクジェット方式にて行われる請求項9に記載の電子放出素子の製造方法。

【請求項11】 前記導電性膜は、金属酸化物を主体とする導電性膜である請求項1または2に記載の電子放出素子の製造方法。

【請求項12】 前記金属酸化物は、酸化パラジウムである請求項11に記載の電子放出素子の製造方法。

【請求項13】 前記電子放出素子は、表面伝導型電子放出素子である請求項1または2に記載の電子放出素子の製造方法。

【請求項14】 複数の電子放出素子を有する電子源の製造方法において、前記電子放出素子を請求項1～13のいずれかに記載の方法にて製造することを特徴とする電子源の製造方法。

【請求項15】 複数の電子放出素子を有する電子源と、該電子源からの電子の照射により画像を形成する画像形成部材とを備える画像形成装置の製造方法において、前記電子放出素子を請求項1～13のいずれかに記載の方法にて製造することを特徴とする画像形成装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子放出素子、該電子放出素子を複数配置してなる電子源、該電子源を用いて構成された表示装置等の画像形成装置の製造方法に関する発明である。

【0002】

【従来の技術】

従来、電子放出素子には大別して熱電子放出素子と冷陰極電子放出素子の2種類が知られている。冷陰極電子放出素子には電界放出型（以下、「FE型」と称する）、金属／絶縁層／金属型（以下、「MIM型」と称する）や、表面電子放出素子等がある。

【0003】

FE型の例としては、ダブリュ・ピイ・ダイク アンド ダブリュ・ダブリュ

・ドラン (W. P. Dyke and W. W. Dolan) 「フィールド エミッショ n (Field Emission)」, アドバンス イン エレクトロン フィジックス (Advance in Electron Physics), 8, 89 (1956) 或いはシイ・エイ・スピント (C. A. Spindt), 「フィジカル プロパティズ オブ シン-フィルム フィールド エミッショ n カソーズ ウィズ モリブデナム コーンズ (Physical Properties of thin-film field emission cathodes with molybdenum cones)」, J. Appl. Phys., 47, 5248 (1976) 等に開示されたものがある。

#### 【0004】

また、MIM型の例としては、シイ・エイ・ミード (C. A. Mead), 「オペレーション オブ トンネル-エミッショ n デバイセズ (Operation of Tunnel-Emission Devices)」, J. Appl. Phys., 32, 646 (1961) 等に開示されたものが知られている。

#### 【0005】

表面伝導型電子放出素子の例としては、エム・アイ・エリンソン (M. I. Elinson), Radio Eng. Electron Phys., 10, 1290 (1965) 等に開示されたものがある。

#### 【0006】

表面伝導型電子放出素子は、絶縁性基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等による  $\text{SnO}_2$  薄膜を用いたもの、Au薄膜によるもの [ジイ・ディットマー (G. Dittmer) 「シン ソリッド フィルムズ (Thin Solid Films)」, 9, 317 (1972)]、 $\text{In}_2\text{O}_3 / \text{SnO}_2$  薄膜によるもの [エム・ハートウェル アンド シイ・ジイ・フォンスタッド (M. Hartwell and C. G. Fonstad), 「IEEE Trans. ED Conf.」 51

9 (1975)】、カーボン薄膜によるもの【荒木久他、真空、第26巻、第1号、第22頁(1983)】等が報告されている。

## 【0007】

これらの表面伝導型電子放出素子の典型的な例として、前述のエム・ハートウエルの素子構成を図18に模式的に示す。同図において1は基板である。また、4は導電性膜で、H型形状のパターンに形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部5が形成される。尚、図中の素子電極間隔Lは、0.5~1mm、W'は0.1mmで設定されている。

## 【0008】

これらの表面伝導型電子放出素子においては、電子放出を行なう前に導電性膜4に予め通電フォーミングと呼ばれる通電処理を施して電子放出部5を形成するのが一般的である。即ち、通電フォーミングとは、前記導電性膜4の両端に電圧を印加通電し、導電性膜4を局所的に破壊、変形もしくは変質させて構造を変化させ、電気的に高抵抗な状態の電子放出部5を形成する処理である。尚、電子放出部5では導電性膜4の一部に亀裂を発生しており、その亀裂付近から電子放出が行なわれる。

## 【0009】

上述の表面伝導型電子放出素子は、構造が単純であることから、大面積に亘って多数素子を配列形成できる利点がある。そこで、この特徴を生かすための種々の応用が研究されている。例えば、荷電ビーム源、表示装置等の画像形成装置への利用が挙げられる。

## 【0010】

従来、多数の表面伝導型電子放出素子を配列形成した例としては、並列に表面伝導型電子放出素子を配列し、個々の表面伝導型電子放出素子の両端(両素子電極)を配線(共通配線)にて夫々結線した行を多数行配列(梯子状配置)した電子源が挙げられる(例えば、特開昭64-31332号公報、特開平1-283749号公報、同2-257552号公報)。

## 【0011】

また、特に表示装置においては、液晶を用いた表示装置と同様の平板型表示装置とすることが可能で、しかもバックライトが不要な自発光型の表示装置として、表面伝導型電子放出素子を多数配置した電子源と、この電子源からの電子線の照射により可視光を発光する蛍光体とを組み合わせた表示装置が提案されている（アメリカ特許第5066883号明細書）。

## 【0012】

## 【発明が解決しようとする課題】

上述したような表面伝導型電子放出素子の作製方法については、いくつかの方法が既に知られている。例えば、上記通電フォーミング処理がなされる導電性膜の形成方法としては、真空蒸着法、スパッタ法、化学気相堆積法、分散塗布法、ディッピング塗布法、スピナー塗布法、インクジェット法（EP-A-0717428）等の様々な方法が知られており、また、導電性膜への通電フォーミング方法としては、該導電性膜が配置された基板を加熱しながら該導電性膜に通電をなす方法（特開昭64-019658号公報）、還元雰囲気下で導電性膜に通電をなす方法（特開平6-012997号公報、EP-A-0732721）等が知られている。

## 【0013】

また、導電性膜の形成においては、良好な電子放出特性を得るうえで、膜厚が均一となるように形成することが望まれるが、採用される方法の違いによってその均一性には差が生じてしまう。更に、通電フォーミングにおいては、とりわけ、多数の導電性膜が結線された配線を通じて、個々の該導電性膜にフォーミング処理をなし、電子放出部を形成しようとする場合、個々の導電性膜間での電子放出特性のバラツキが少なくなるようなフォーミング処理が望まれるが、上記結線された導電性膜の数が増せば増すほど、その特性のバラツキに差が生じてしまう。

## 【0014】

本発明は、良好な電子放出特性が得られる、電子放出素子、かかる電子放出素子を用いた電子源及び画像形成装置を製造するための方法を提供することを目的とする。

【0015】

また、本発明は、とりわけ、その導電性膜の形成方法に依らず、良好な電子放出特性の得られる、電子放出素子、かかる電子放出素子を用いた電子源及び画像形成装置を製造するための方法を提供することを目的とする。

【0016】

また、本発明は、とりわけ、多少の膜厚むらを有する導電性膜への通電処理でも、良好な電子放出特性の得られる、電子放出素子、かかる電子放出素子を用いた電子源及び画像形成装置を製造するための方法を提供することを目的とする。

【0017】

また、本発明は、とりわけ、電子放出特性のバラツキの少ない、複数の電子放出素子を有する電子源を製造するための方法を提供することを目的とする。

【0018】

また、本発明は、より高品位な画像を形成し得る画像形成装置を製造するための方法を提供することを目的とする。

【0019】

【課題を解決するための手段】

以上の目的を達成するための本発明は、電極間に、電子放出部を有する導電性膜を備える電子放出素子の製造方法において、前記電子放出部を導電性膜に形成する工程が、導電性膜の凝集を促進する気体の存在する雰囲気中にて、該導電性膜に加熱する工程と該導電性膜に通電する工程とを有することを特徴とする電子放出素子の製造方法である。

【0020】

また、本発明は、電極間に、電子放出部を有する導電性膜を備える電子放出素子の製造方法において、前記電子放出部を導電性膜に形成する工程が、導電性膜の凝集を促進する気体の存在する雰囲気中にて、該導電性膜に加熱しながら該導電性膜に通電する工程を有することを特徴とする電子放出素子の製造方法である。

【0021】

また、本発明は、複数の電子放出素子を有する電子源の製造方法において、こ

の電子放出素子を上記本発明の電子放出素子の製造方法によって製造することを特徴とする電子源の製造方法である。

【0022】

また、本発明は、複数の電子放出素子を有する電子源と、該電子源からの電子の照射により画像を形成する画像形成部材とを備える画像形成装置の製造方法において、この電子放出素子を上記本発明の電子放出素子の製造方法によって製造することを特徴とする画像形成装置の製造方法である。

【0023】

【発明の実施の形態】

本発明の好ましい実施形態として平面型の表面伝導型電子放出素子を例に挙げて本発明を詳細に説明する。

【0024】

図1は、平面型表面伝導型電子放出素子の一実施形態を示す模式図であり、図1(a)は平面図、(b)は(a)のA-A'断面図、(c)は(a)のB-B'断面図である。図1において、1は基板、2と3は素子電極、4は導電性膜、5は電子放出部である。図1に示されるように、本実施形態に係る導電性膜4は、中央部で厚く、周辺に向かうに従い薄くなる構造となることが多い。

【0025】

基板1としては、石英ガラス、Na等の不純物含有量を減少させたガラス、青板ガラス、青板ガラスにスパッタ法等により $SiO_2$ を積層した積層体、アルミニナ等のセラミックス及びSi基板等を用いることができる。

【0026】

対向する素子電極2、3の材料としては、一般的な導体材料を用いることができる、例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属或いは合金及びPd、Ag、Au、 $RuO_2$ 、Pd-Ag等の金属或いは金属酸化物とガラス等から構成される印刷導体、 $In_2O_3-SnO_2$ 等の透明導電体及びポリシリコン等の半導体導体材料等から適宜選択される。

【0027】

素子電極間隔L、素子電極長さW、導電性膜4の形状等は、応用される形態等

を考慮して、設計される。素子電極間隔 $l$ は、好ましくは数百nm～数百 $\mu$ mの範囲とし、より好ましくは、素子電極間に印加する電圧等を考慮して、数 $\mu$ m～数十 $\mu$ mの範囲とする。

## 【0028】

素子電極長さ $W$ は、電極の抵抗値、電子放出特性を考慮すると、好ましくは数 $\mu$ m～数百 $\mu$ mの範囲であり、素子電極2、3の膜厚 $d$ は、好ましくは数十nm～数 $\mu$ mの範囲である。

## 【0029】

尚、図1に示した構成だけでなく、基板1上に、導電性膜4、対向する素子電極2、3の順に積層した構成とすることもできる。

## 【0030】

導電性膜4を構成する材料としては、例えばPd、Pt、Ru、Ag、Au、In、Pb等の金属、PdO、SnO<sub>2</sub>、In<sub>2</sub>O<sub>3</sub>、PbO、Sb<sub>2</sub>O<sub>3</sub>等の酸化物が使用でき、後述するフォーミング工程での処理条件に適した材質を適宜選択して用いる。

## 【0031】

導電性膜4には、良好な電子放出特性を得るために、微粒子で構成された微粒子膜を用いるのが好ましい。その膜厚（平均膜厚）は、素子電極2、3へのステップカバレージ、素子電極2、3間の抵抗値等を考慮して適宜設定されるが、通常は、1Å～数百nmの範囲とするのが好ましく、より好ましくは1nm～50nmの範囲とするのが良い。その抵抗値は、 $R_s$ が $1 \times 10^2 \sim 1 \times 10^7 \Omega/\square$ の値である。尚、 $R_s$ は、厚さが $t$ 、幅が $w$ で長さが1の薄膜の長さ方向に測定した抵抗 $R$ を $R = R_s (1/w)$ とおいた時の値であり、抵抗率を $\rho$ とすると $R_s = (\rho/t)$ である。

## 【0032】

ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造は、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、或いは重なり合った状態（いくつかの微粒子が集合し、全体として島状構造を形成している場合も含む）をとっている。微粒子の粒径は、数Å～数百nmの範囲、好ま

しくは1nm～20nmの範囲である。

#### 【0033】

尚、本明細書では頻繁に「微粒子」という言葉を用いるので、その意味について説明する。

#### 【0034】

一般に、小さな粒子を「微粒子」と呼び、これよりも小さなものを「超微粒子」と呼ぶ。「超微粒子」よりもさらに小さく、原子の数が数百個程度以下のものを「クラスター」を呼ぶことは広く行なわれている。

#### 【0035】

しかしながら、それぞれの境は厳密なものではなく、どのような性質に注目して分類するかにより変化する。また「微粒子」と「超微粒子」を一括して「微粒子」と呼ぶ場合もあり、本明細書中での記述はこれに沿ったものである。

#### 【0036】

例えば、「実験物理学講座 14 表面・微粒子」（木下是雄 編、共立出版、1986年9月1日発行）では、「本稿で微粒子と言うときにはその直径がだいたい2～3μm程度から10nm程度までとし、特に超微粒子というときは粒径が10nm程度から2～3nm程度までを意味することにする。両者を一括して単に微粒子と書くこともあってけつして厳密なものではなく、だいたいの目安である。粒子を構成する原子の数が2個から数十～数百個程度の場合はクラスターと呼ぶ。」（第195頁22～26行目）と記述されている。

#### 【0037】

付言すると、新技術開発事業団の”林・超微粒子プロジェクト”での「超微粒子」の定義では、粒径の下限がさらに小さく、次のようなものであった。

#### 【0038】

「創造科学技術推進制度の”超微粒子プロジェクト”（1981～1986）では、粒子の大きさ（径）がおよそ1～100nmの範囲のものを”超微粒子”（ultra fine particle）と呼ぶことにした。すると1個の超微粒子はおよそ100～10<sup>8</sup>個くらいの原子の集合体という事になる。原子の尺度でみれば超微粒子は大～巨大粒子である。」（「超微粒子－創造科学技術

」林主税、上田良二、田崎明 編、三田出版、1988年、第2頁1~4行目)  
 ／「超微粒子よりもさらに小さいもの、すなわち原子が数個~数百個で構成される1個の粒子は、ふつうクラスターと呼ばれる」(同書第2頁12~13行目)

## 【0039】

上記のような一般的な呼び方をふまえて、本明細書において、「超微粒子」とは多数の原子・分子の集合体で、粒径の下限は数Å~1nm程度、上限は数μm程度のものを指すこととする。

## 【0040】

電子放出部5は、導電性膜4の一部に形成された亀裂領域により構成され、後述する亀裂形成手法に依存したものとなる。電子放出部5の内部には、数Å~数十nmの範囲の粒径の導電性微粒子が存在する場合もある。この導電性微粒子は、導電性膜4を構成する材料の元素の一部、或いは全ての元素を含有するものとなる。電子放出部5及びその近傍の導電性膜4には、炭素或いは炭素化合物を有する場合もある。

## 【0041】

次に、本実施形態の電子放出素子の製造方法について図2に沿って説明する。尚、図2においても図1に示した部位と同じ部位には図1に付した符号と同一の符号を付している。

## 【0042】

1) 基板1を洗浄、純水及び有機溶剤等を用いて十分に洗浄し、真空蒸着法、スパッタ法等により素子電極材料を堆積後、例えばフォトリソグラフィ技術を用いて基板1上に素子電極2、3を形成する(図2(a))。

## 【0043】

2) 素子電極2、3を設けた基板1上に、素子電極2、3間を連絡するように有機金属化合物溶液を液滴の状態で付与し、乾燥、加熱処理して導電性膜4を形成する(図2(b))。有機金属化合物溶液とは、前述の導電性膜4の材料の金属を主元素とする有機化合物の溶液である。

## 【0044】

本実施形態において、上記有機金属化合物溶液を液滴の状態で付与する手段としては、インクジェット方式が好ましく適用される。このインクジェット方式を用いた場合には、10ngから数十ng程度の微小液滴を再現性良く発生し基板に付与することができ、フォトリソグラフィによるパターニングや真空プロセスが不要であるため、生産性の上から好ましい。インクジェット方式の装置としては、エネルギー発生素子として電気熱変換体を用いたバブルジェット方式、或いは圧電素子を用いたピエゾジェット方式等が使用可能である。上記液滴の焼成手段としては、電磁波照射手段や加熱空気照射手段、基板全体を加熱する手段が用いられる。電磁波照射手段としては、例えば赤外線ランプ、アルゴンイオンレーザー、半導体レーザー等を用いることができる。

#### 【0045】

3) 続いて、フォーミング工程を行ない、電子放出部を形成する(図2(c))。具体的には、素子電極2、3と導電性膜4を形成した基板1を真空装置内に設置し、排気装置により該真空装置の内部を十分排気した後、該基板を加熱して昇温し、素子電極2、3間に、不図示の電源を用いて、通電を行い、次に真空容器内に導電性膜4の素材の還元、凝集を促進するガスを導入し、導電性膜4を局所的に破壊、変形もしくは変質せしめ、構造の変化した部位に、構造の変化した電子放出部5を形成する(図2(c))。

#### 【0046】

本実施形態においては、上記のように、導電性膜4を室温以上、好ましくは50℃以上に加熱し、且つ、該導電性膜4の還元、または凝集を促進する気体(ガス)を含む雰囲気中で通電処理を施すことにより電子放出部5を形成すると同時に、該電子放出部近傍の凝集処理を行なう。通電された導電性膜4に流れる電流(膜電流)によって導電性膜4の温度が上昇し、温度上昇した膜が還元、凝集を促進させるガスと反応し、還元することで更に電流が増加し、導電性膜4の一部が凝集し、局所的に構造変化が起こり、亀裂を形成する。

#### 【0047】

還元、凝集ガス中で基板加熱しない通電処理手法では導電性膜4の表面の不純物付着により上記ガスと導電性膜の素材との還元、凝集反応が阻害され、通電に

による温度上昇で上記不純物が除去された後、反応が開始するため、必要以上の電力が消費されてしまう。特に導電性膜の薄い部分では抵抗が高いため電流が流れず、温度が上がらないため反応が進まず亀裂が形成されない場合がある。また、多数の素子が結線された配線から通電する場合、余分に電流が流れ、配線での電圧降下が増大し、亀裂形態が異なる素子が発生し、電子放出特性の分布が大きくなる。

## 【0048】

本実施形態では基板1を加熱昇温したことにより導電性膜表面に吸着した水等の不純物が一部排除され、より還元、凝集ガスと該導電性膜4との反応を促進することが可能となり、導電性膜4の薄い部分でも還元、凝集が進み、亀裂が該導電性膜4の端から端まで形成される。更に、複数の電子放出素子を形成してなる電子源や、該電子源を用いた画像形成装置において電子放出素子形成の通電処理工程を低電流化可能となり、共通配線での電圧降下が小さくなることで、より均一な電子放出特性、輝度の均一性向上が達成される。

## 【0049】

本実施形態において該導電性膜4を形成した基板1を加熱保持する温度は、導電性膜4の素材により適宜決められるものであるが、この温度が余りにも高すぎると、導電性膜における凝集反応が過剰となり、好ましい電子放出部が形成されない場合や、導電性膜全体で凝集反応が進行し、凝集粒子どうしが互いに接触しなくなり、膜全体として導通を失ってしまう場合がある。上記保持温度の上限は、例えば導電性膜の素材がPdO微粒子の場合には、100°C以下が好ましい。

## 【0050】

本実施形態においては、上記フォーミング処理が、図2を参照して説明するならば、基板1が不図示のヒーターにより室温よりも高い温度に加熱され、且つ導電性膜4の還元または、凝集を促進させる気体（ガス）を含む雰囲気中にて行われる。

## 【0051】

導電性膜4の素材の還元・凝集を促進させるガスとしては、導電性膜4が金属酸化物よりなる場合には、還元性ガス、例えば、H<sub>2</sub>、CO、CH<sub>4</sub>などが使用

できる。その理由は、金属酸化物が還元されて金属になる際に、凝集が生じるためであると思われる。一方、導電性膜4が金属よりなる場合には、COやCH<sub>4</sub>による凝集促進は見られないが、H<sub>2</sub>を用いた場合、凝集促進効果が見られた。

## 【0052】

上述のフォーミング工程は、様々な導電性膜4の形成方法の中でも、とりわけ、インクジェット法による場合に採用されることが好ましい。

## 【0053】

インクジェット法等のように、有機金属化合物溶液の液滴の状態で付与した場合、液滴の表面張力のために、付与された溶液の厚さが場所により異なる。従って、該溶液を乾燥、焼成して導電性膜とした時に、上記表面張力による厚さの差がそのまま影響して導電性膜の膜厚に分布を生じる。通常、導電性膜は中央が厚く、周辺に向かって薄くなるが、条件によっては中央が薄く、周辺に向かって一旦厚くなる場合もある。いずれにしても導電性膜の膜厚を平坦にすることは容易ではない。

## 【0054】

上記のような膜厚が分布した導電性膜に通電処理（フォーミング処理）を施して電子放出部を形成した場合、他の導電性膜の形成方法を用いた場合よりも電子放出特性が低減していることがある。

## 【0055】

その第一は、膜厚が最も薄い部分である導電性膜の周辺部において、電子放出部が形成されず、導電性膜が連続した状態となり、電流の流路となる場合である。この状態を図21に示す。図中、1は基板、2及び3は素子電極、4は導電性膜、5は電子放出部で、導電性膜4の周辺部211においては膜厚が薄いために電子放出部5が形成されていない。そのため、素子電極2、3間に駆動電圧を印加すると、周辺部211を通って電流が流れてしまう。この電流は、電子放出には寄与せず、無用に電力の消費量を増大させる。当該構成の電子放出素子は本来非線形な特性を持ち、閾値電圧以下では実質的に素子電流が流れないが、上記のような流路がある場合には、電流-電圧特性にオーミックな成分が現れる。

## 【0056】

第二は、膜厚の比較的厚い部分で、上記通電処理により流れる電流が集中し、電子放出部の亀裂幅が大きくなり、電子放出が十分に起こりにくくなる。この場合、実質的に電子放出部が減少したことに相当し、放出される電子の量が少なくなってしまう。

## 【0057】

以上の理由から、上述のフォーミング工程は、インクジェット法等のような液滴塗布工程を含む導電性膜4の形成方法を採用した際に特に有効となる。

## 【0058】

また、上記フォーミング工程において印加する電圧波形は、特にパルス波形が好ましい。これには、パルス波高値を定電圧としたパルスを連続的に印加する図4(a)に示した方法と、パルス波高値を増加させながらパルスを印加する図4(b)に示した方法がある。

## 【0059】

先ず、パルス波高値を定電圧とした場合について、図4(a)で説明する。図4(a)における $T_1$ 及び $T_2$ は電圧波形のパルス幅とパルス間隔である。好ましくは、 $T_1$ は $1\text{ }\mu\text{sec} \sim 10\text{ msec}$ 、 $T_2$ は $10\text{ }\mu\text{sec} \sim 10\text{ msec}$ の範囲で設定される。三角波の波高値(通電フォーミング時のピーク電圧)は、表面伝導型電子放出素子の形態に応じて適宜選択される。このような条件のもと、例えば、数秒～数十秒間電圧を印加する。パルス波形は、三角波に限定されるものではなく、矩形波等の所望の波形を採用することができる。

## 【0060】

次に、パルス波高値を増加させながら電圧パルスを印加する場合について図4(b)で説明する。図4(b)における $T_1$ 及び $T_2$ は図4(a)に示した $T_1$ 、 $T_2$ と同様である。また三角波の波高値は、例えば0.1V程度ずつ増加させる。

## 【0061】

通電フォーミング処理の終了は、パルス間隔 $T_2$ 中に、導電性膜4を局所的に破壊、変形しない程度の電圧を印加し、電流を測定して検知することができる。例えば、0.1V程度の電圧印加により流れる電流を測定し、抵抗値を求めて、

1 MΩ以上の抵抗を示した時、通電フォーミングを終了する。

## 【0062】

4) 導電性膜4に電子放出部5を形成した素子には、活性化工程と呼ばれる処理を施すのが好ましい。この活性化工程により、素子電流 $I_f$ 、放出電流 $I_e$ を著しく変化させることができる。

## 【0063】

活性化工程は、例えば有機物質のガスを含有する雰囲気下で、素子電極2、3間にパルスの印加を繰り返すことで行なうことができる。この雰囲気は、例えば油拡散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に雰囲気内に残留する有機ガスを利用して形成することができる他、イオンポンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することによっても得られる。この時の好ましい有機物質のガス圧は、前述の素子電極の形態、真空容器の形状や、有機物質の種類などにより異なるため、場合に応じ適宜設定される。適当な有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、カルボン酸、スルホン酸等の有機酸類等を挙げることができ、具体的には、メタン、エタン、プロパンなど $C_n H_{2n+2}$ で表わされる飽和炭化水素、エチレン、プロピレンなど $C_n H_{2n}$ 等の組成式で表わされる不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、蟻酸、酢酸、プロピオン酸等が使用できる。この処理により、雰囲気中に存在する有機物質から、炭素或いは炭素化合物が素子上に堆積し、素子電流 $I_f$ 、放出電流 $I_e$ が著しく変化するようになる。

## 【0064】

炭素及び炭素化合物とは、例えばグラファイト（いわゆるHOPG、PG、GCを包含するもので、HOPGはほぼ完全なグラファイト結晶構造、PGは結晶粒が20nm程度で結晶構造がやや乱れたもの、GCは結晶粒が2nm程度になり結晶構造の乱れがさらに大きくなったものを指す）、非晶質カーボン（アモルファスカーボン、及び、アモルファスカーボンと前記グラファイトの微結晶の混

合物を指す) であり、その膜厚は 50 nm 以下が好ましく、30 nm 以下が望ましい。

## 【0065】

活性化工程の終了判定は、素子電流  $I_f$  と放出電流  $I_e$  を測定しながら、適宜行なうことができる。尚、パルス幅、パルス間隔、パルス波高値などは適宜設定される。

## 【0066】

5) このような工程を経て得られた電子放出素子は、安定化工程を行なうことが好ましい。この工程は、真空容器内の有機物質を排気する工程である。真空容器を排気する真空排気装置は、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。具体的には、ソープションポンプ、イオンポンプ等の真空排気装置を挙げることができる。

## 【0067】

前記活性化工程で排気装置として油拡散ポンプやロータリーポンプを用い、これから発生するオイル成分に由来する有機ガスを用いた場合には、この成分の分圧を極力低く抑える必要がある。真空容器内の有機成分の分圧は、上記炭素或いは炭素化合物がほぼ新たに堆積しない分圧で  $1.3 \times 10^{-6}$  Pa 以下が好ましく、さらには  $1.3 \times 10^{-8}$  Pa 以下が特に好ましい。さらに真空容器内を排気する時には、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気し易くするのが好ましい。この時の加熱条件は、80~250°C、好ましくは150°C以上で、できるだけ長時間処理するのが望ましいが、特にこの条件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜選ばれる条件により行なう。真空容器内の圧力は極力低くすることが必要で、 $1 \times 10^{-5}$  Pa 以下が好ましく、さらには  $1.3 \times 10^{-6}$  Pa 以下が特に好ましい。

## 【0068】

上記安定化工程を行なった後の駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、圧力自体は多少上昇しても十分安定な特性を維持することができ

る。このような真空雰囲気を採用することにより、新たな炭素或いは炭素化合物の堆積を抑制でき、結果として素子電流  $I_f$  、放出電流  $I_e$  が安定する。

## 【0069】

本発明の電子放出素子の基本特性について、前述の平面型表面伝導型電子放出素子を例に挙げて図5、図6を参照しながら説明する。

## 【0070】

図5は、真空処理装置の一例を示す模式図であり、この真空処理装置は測定評価装置としての機能をも兼ね備えている。図5においても、図1に示した部位と同じ部位には図1に付した符号と同一の符号を付している。

## 【0071】

図5において、55は真空容器であり、56は排気ポンプである。真空容器55内には電子放出素子が配されている。即ち、1は電子放出素子を構成する基板であり、2及び3は素子電極、4は導電性膜、5は電子放出部である。また、51は電子放出素子に素子電圧  $V_f$  を印加するための電源、50は素子電極2、3間の導電性膜4を流れる素子電流  $I_f$  を測定するための電流計、54は素子の電子放出部5より放出される放出電流  $I_e$  を捕捉するためのアノード電極、53はアノード電極54に電圧を印加するための高圧電源、52は電子放出部2より放出される放出電流  $I_e$  を測定するための電流計である。一例として、アノード電極54の電圧を1kV～10kVの範囲とし、アノード電極54と電子放出素子との距離Hを2～8mmの範囲として測定を行なう。

## 【0072】

真空容器55内には、不図示の真空系等の真空雰囲気下での測定に必要な機器が設けられていて、所望の真空雰囲気下での測定評価を行なえるようになっている。

## 【0073】

排気ポンプ56は、ターボポンプ、ロータリーポンプ等からなる通常の高真空装置系とイオンポンプ等からなる超高真空装置系とにより構成されている。ここに示した電子放出素子基板を配した真空処理装置の全体は、不図示のヒーターにより加熱できる。従って、この真空処理装置を用いると、前述の通電フォーミン

グ以降の工程も行なうことができる。

## 【0074】

図6は、図5に示した真空処理装置を用いて測定された放出電流  $I_e$  及び素子電流  $I_f$  と、素子電圧  $V_f$  との関係を模式的に示した図である。図6においては、放出電流  $I_e$  が素子電流  $I_f$  に比べて著しく小さいので、任意単位で示している。尚、縦・横軸ともリニアスケールである。

## 【0075】

図6からも明らかなように、本発明の電子放出素子は、放出電流  $I_e$  に関して次の3つの特徴的性質を有する。

## 【0076】

第1に、本素子はある電圧（しきい値電圧と呼ぶ；図6中の  $V_{th}$ ）以上の素子電圧を印加すると急激に放出電流  $I_e$  が増加し、一方しきい値電圧  $V_{th}$  以下では放出電流  $I_e$  がほとんど検出されない。つまり、放出電流  $I_e$  に対する明確なしきい値電圧  $V_{th}$  を持った非線形素子である。

## 【0077】

第2に、放出電流  $I_e$  が素子電圧  $V_f$  に単調増加依存するため、放出電流  $I_e$  は素子電圧  $V_f$  で制御できる。

## 【0078】

第3に、アノード電極54（図5参照）に捕捉される放出電荷は、素子電圧  $V_f$  を印加する時間に依存する。つまり、アノード電極54に捕捉される電荷量は、素子電圧  $V_f$  を印加する時間により制御できる。

## 【0079】

以上の説明より理解されるように、本発明の電子放出素子は、入力信号に応じて、電子放出特性を容易に制御できることになる。この性質を利用すると複数の電子放出素子を配して構成した電子源、画像形成装置等、多方面への応用が可能となる。

## 【0080】

図6においては、素子電流  $I_f$  も素子電圧  $V_f$  に対して単調増加する（以下、「M1特性」と称する）例を示したが、素子電流  $I_f$  が素子電圧  $V_f$  に対して電

圧制御型負性抵抗特性（以下、「V C N R特性」と称する）を示す場合もある（不図示）。これらの特性は、前述の工程を制御することで制御できる。

#### 【0081】

以上のような本発明の電子放出素子の特徴的特性のため、複数の電子放出素子を配置した電子源は画像形成装置等でも、入力信号に応じて容易に放出電子量を制御することができることとなり、多方面に応用することができる。

#### 【0082】

本発明の電子放出素子の応用例について以下に述べる。本発明の電子放出素子を複数個基板上に配列し、例えば電子源、さらには画像形成装置が構成できる。

電子放出素子の配列については、種々のものが採用できる。一例として、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し（行方向）、この配線と直交する方向（列方向）で、該電子放出素子の上方に配した制御電極（グリッド電極）により、電子放出素子からの電子を制御駆動する梯子状配置のものがある。これとは別に、電子放出素子をX方向及びY方向に行列状に複数個配し、同じ行に配された複数の電子放出素子の電極の一方をX方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方をY方向の配線に共通に接続するものが挙げられる。このような配置はいわゆる単純マトリクス配置である。先ず単純マトリクス配置について以下に詳述する。

#### 【0083】

本発明の電子放出素子については、前述した通り3つの特性がある。即ち、電子放出素子からの放出電子は、しきい値電圧以上では対向する素子電極間に印加するパルス状電圧の波高値と幅で制御できる。一方、しきい値電圧以下では殆ど電子は放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子にパルス状電圧を適宜印加すれば、入力信号に応じて、電子放出素子を選択して電子放出量を制御できる。

#### 【0084】

以下、この原理に基づき、本発明の電子放出素子の一実施形態である表面伝導型電子放出素子を複数配置して得られる電子源基板について図7を用いて説明す

る。図7において、71は電子源基板、72はX方向配線、73はY方向配線である。74は表面伝導型電子放出素子、75は結線である。

## 【0085】

$m$ 本のX方向配線72は、 $D_{x1}$ 、 $D_{x2}$ 、……、 $D_{xm}$ からなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、幅は適宜設計される。Y方向配線73は、 $D_{y1}$ 、 $D_{y2}$ 、……、 $D_{yn}$ の $n$ 本の配線よりなり、X方向配線72と同様に形成される。これら $m$ 本のX方向配線72と $n$ 本のY方向配線73との間には、不図示の層間絶縁層が設けられており、両者を電気的に分離している( $m$ 、 $n$ は共に正の整数)。

## 【0086】

不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成された $SiO_2$ 等で構成される。例えば、X方向配線72を形成した基板71の全面或いは一部に所望の形状で形成され、特に、X方向配線72とY方向配線73の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。X方向配線72とY方向配線73は、それぞれ外部端子として引き出されている。

## 【0087】

電子放出素子74を構成する一対の素子電極(不図示)は、それぞれ $m$ 本のX方向配線72と $n$ 本のY方向配線73に、導電性金属等からなる結線75によって電気的に接続されている。

## 【0088】

X方向配線72とY方向配線73を構成する材料、結線75を構成する材料、及び、一対の素子電極を構成する材料は、その構成元素の一部或いは全部が同一であっても、またそれぞれ異なっていても良い。これらの材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極であると言うこともできる。

## 【0089】

X方向配線72には、X方向に配列した電子放出素子74の行を選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配

線73には、Y方向に配列した電子放出素子74の各列を入力信号に応じて変調するための、不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

#### 【0090】

上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができます。

#### 【0091】

このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図8、図9、及び図10を用いて説明する。図8は画像形成装置の表示パネルの一例を示す模式図であり、図9は図8の画像形成装置に使用される蛍光膜の模式図である。図10はNTSC方式のテレビ信号に応じて表示を行なうための駆動回路の一例を示すブロック図である。尚、図7に示した部位と同じ部位には同じ符号を付して説明を省略する。尚、便宜上導電性膜4は省略した。

#### 【0092】

図8において、81は電子源基板71を固定したリアプレート、86はガラス基板83の内面に蛍光膜84とメタルバック85等が形成されたフェースプレートである。82は支持棒であり、該支持棒82には、リアプレート81、フェースプレート86がフリットガラス等を用いて接続されている。88は外囲器であり、例えば大気中或いは窒素中で、400～500℃の温度範囲で10分間以上焼成することで封着して構成される。

#### 【0093】

外囲器88は、上述の如く、フェースプレート86、支持棒82、リアプレート81で構成される。リアプレート81は主に電子源基板71の強度を補強する目的で設けられるため、基板71自体で十分な強度を持つ場合は別体のリアプレート81は不要である。即ち、基板71に直接支持棒82を封着し、フェースプレート86、支持棒82及び基板71で外囲器88を構成しても良い。一方、フェースプレート86とリアプレート81の間に、スペーサーと呼ばれる不図示の支持体を設置することにより、大気圧に対して十分な強度を持つ外囲器88を構

成することもできる。

#### 【0094】

図9は、蛍光膜を示す模式図である。蛍光膜84は、モノクロームの場合は蛍光体のみで構成することができる。カラーの蛍光膜の場合は、蛍光体の配列により、ブラックストライプ（図9（a））、或いはブラックマトリクス（図9（b））等と呼ばれる黒色導電材91と蛍光体92とから構成することができる。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体92間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜84における外光反射によるコントラストの低下を抑制することにある。黒色導電材91の材料としては、通常用いられている黒鉛を主成分とする材料の他、導電性があり、光の透過及び反射が少ない材料を用いることができる。

#### 【0095】

ガラス基板83に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈殿法や印刷法等が採用できる。蛍光膜84の内面側には、通常メタルバック85が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側への光をガラス基板83側へ鏡面反射することにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通常、「フィルミング」と呼ばれる）を行ない、その後A1を真空蒸着等を用いて堆積させることで作製できる。

#### 【0096】

また、フェースプレート86には、さらに蛍光膜84の導電性を高めるため、蛍光膜84の外側に透明電極（不図示）を設けても良い。

#### 【0097】

前述の封着を行なう際、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合わせが不可欠となる。

#### 【0098】

図8に示した画像形成装置は、例えば以下のようにして製造される。図19は以下の工程に用いる装置の概要を示す模式図であり、図中、190はボンベ、191はアンプル、192は排気管、193は真空チャンバー、194はゲートバルブ、195は排気装置、196は圧力計、197は四重極質量分析器、198a, 198bはガス導入ライン、199a, 199bはガス導入制御装置である。

#### 【0099】

未フォーミングの表示パネルを構成する。該表示パネルの外囲器88は排気管192を介して真空チャンバー193に連結され、さらにゲートバルブ194を介して排気装置195に接続される。真空チャンバー193には、内部の圧力及び雰囲気中の各成分の分圧を測定するために、圧力計196、四重極質量分析器197等が取り付けられている。外囲器88内部の圧力などを直接測定することは困難であるため、該真空チャンバー193内の圧力などを測定し、処理条件を制御する。該真空チャンバー193には、さらに必要なガスを真空チャンバー193内に導入して雰囲気を制御するため、ガス導入ライン198が接続されている。外囲器88は不図示のヒーターによって室温以上に加熱できるようになっている。

#### 【0100】

ガス導入ライン198の他端には導入物質源として、導入物質が貯蔵されたボンベ190やアンプル191が接続されている。ガス導入ライン198の途中には、導入物質を導入するレートを制御するための導入制御装置199が設けられている。該導入制御装置199としては、具体的には、スローリークバルブなど逃す流量を制御可能なバルブや、マスフローコントローラなどが、導入物質の種類に応じてそれぞれ使用可能である。

#### 【0101】

図19の装置により外囲器88の内部を排気し、フォーミングを行なう。この際、外囲器88は不図示のヒーターによって50℃以上に加熱され、本発明にかかる凝集促進ガスがガス導入ライン198から導入される。また、この際、例えば、図20に示すように、Y方向配線73を共通電極201に接続し、X方向配

線72の内の一つに接続された素子の電源202によって同時に電圧パルスを印加して、フォーミングを行なうことができる。パルスの形状や処理の終了の判定などの条件は、前述した電子放出素子の製造方法に準じて選択すれば良い。

#### 【0102】

また、複数のX方向配線に、位相をずらせたパルスを順次印加（スクロール）することにより、複数のX方向配線に接続された素子をまとめてフォーミングすることも可能である。

#### 【0103】

引き続き、前述した電子放出素子の製造方法に準じて、活性化工程を行なう。即ち、外囲器88内部を十分に排気した後、有機物質をガス導入ライン198から導入するか、或いは、オイル拡散ポンプやロータリーポンプで排気し、これによって真空雰囲気中に残留する有機物質を用いて、有機物質を含む雰囲気を形成する。また、必要に応じて、有機物質以外の物質も導入される場合がある。このようにして形成した、有機物質を含む雰囲気中で各電子放出素子に電圧を印加することにより、炭素或いは炭素化合物、もしくはこれらの混合物が電子放出部に堆積し、電子放出量が大幅に上昇する。当該活性化工程において、電子放出素子に電圧を印加する方法としては、フォーミング処理と同様の結線により、一つの方向配線に接続された素子に、同時に電圧パルスを印加すれば良い。

#### 【0104】

上記活性化工程に引き続き、前述した電子放出素子の製造方法に準じて、安定化工程を行なう。即ち、外囲器88を加熱して、80～250℃に保持しながら、イオンポンプ、ソープションポンプなどのオイルを使用しない排気装置195により排気管192を通じて排気し、 $1 \times 10^{-5}$ Pa程度の真空中の有機物質の十分少ない雰囲気にした後、排気管192をバーナーで熱して溶解させて封じ切る。

#### 【0105】

外囲器88の封止後の圧力を維持するために、ゲッター処理を行なうこともできる。これは、外囲器88の封止を行なう直前或いは封止後に、抵抗加熱或いは高周波加熱等を用いた加熱により、外囲器88内の所定の位置に配置されたゲッ

ター（不図示）を加熱し、蒸着膜を形成する処理である。ゲッターは通常B<sub>a</sub>等が主成分であり、該蒸着膜の吸着作用により、例えば $1 \times 10^{-5}$ Pa以上の真空度を維持するものである。

#### 【0106】

次に、単純マトリクス配置の電子源を用いて構成した表示パネルに、NTSC方式のテレビ信号に基づいたテレビジョン表示を行なうための駆動回路の構成例について、図10を用いて説明する。図10において、101は画像表示パネル、102は走査回路、103は制御回路、104はシフトレジスタ、105はラインメモリ、106は同期信号分離回路、107は変調信号発生器、V<sub>x</sub>及びV<sub>a</sub>は直流電圧源である。

#### 【0107】

表示パネル101は、端子D<sub>x1</sub>～D<sub>xm</sub>、端子D<sub>y1</sub>～D<sub>yn</sub>及び高圧端子87を介して外部の電気回路と接続している。端子D<sub>x1</sub>～D<sub>xm</sub>には表示パネル101内に設けられた電子源、即ちm行n列の行列状にマトリクス配線された電子放出素子群を1行（n素子）ずつ順次駆動するための走査信号が印加される。端子D<sub>y1</sub>～D<sub>yn</sub>には、前記走査信号により選択された1行の電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。高圧端子87には、直流電圧源V<sub>a</sub>より、例えば10kVの直流電圧が供給されるが、これは電子放出素子から放出される電子ビームに、蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

#### 【0108】

次に走査回路102について説明する。同回路は、内部にm個のスイッチング素子（図10中、S<sub>1</sub>～S<sub>m</sub>で模式的に示す）を備えたものである。各スイッチング素子は、直流電圧源V<sub>x</sub>の出力電圧もしくは0[V]（グランドレベル）のいずれか一方を選択し、表示パネル101の端子D<sub>x1</sub>～D<sub>xm</sub>と電気的に接続される。各スイッチング素子S<sub>1</sub>～S<sub>m</sub>は、制御回路103が出力する制御信号T<sub>sc</sub><sub>an</sub>に基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせることにより構成することができる。

#### 【0109】

直流電圧源  $V_x$  は、電子放出素子の特性（電子放出しきい値電圧）に基づき、走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するように設定されている。

#### 【0110】

制御回路103は、外部より入力される画像信号に基づいて適切な表示が行なわれるよう、各部の動作を整合させる機能を有する。制御回路103は、同期信号分離回路106より送られる同期信号  $T_{sync}$  に基づいて、各部に対して  $T_{sc}$   $an$ 、 $T_{sft}$  及び  $T_{mry}$  の各制御信号を発生する。

#### 【0111】

同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離するための回路で、一般的な周波数分離（フィルタ）回路等を用いて構成できる。同期信号分離回路106により分離された同期信号は、垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上  $T_{sync}$  信号として図示した。前記テレビ信号から分離された画像の輝度信号成分は、便宜上 DATA信号と表わした。このDATA信号は、シフトレジスタ104に入力される。

#### 【0112】

シフトレジスタ104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル／パラレル変換するためのもので、前記制御回路103より送られる制御信号  $T_{sft}$  に基づいて動作する（即ち、制御信号  $T_{sft}$  はシフトレジスタ104のシフトクロックであると言えても良い）。シリアル／パラレル変換された画像1ライン分のデータ（電子放出素子  $n$  素子分の駆動データに相当）は、 $I_{d1} \sim I_{dn}$  の  $n$  個の並列信号として前記シフトレジスタ104より出力される。

#### 【0113】

ラインメモリ105は、画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路103より送られる制御信号  $T_{mry}$  に従って便宜  $I_{d1} \sim I_{dn}$  の内容を記憶する。記憶された内容は、 $I_{d'1} \sim I_{d'n}$  として出力され、変調信号発生器107に入力される。

## 【0114】

変調信号発生器107は、画像データ $I_{d'1} \sim I_{d'n}$ の各々に応じて、電子放出素子の各々を適切に駆動変調するための信号源であり、その出力信号は、端子 $D_{y1} \sim D_{yn}$ を通じて表示パネル101内の電子放出素子に印加される。

## 【0115】

前述したように、本発明の電子放出素子は放出電流 $I_e$ に関して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧 $V_{th}$ があり、 $V_{th}$ 以上の電圧が印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出しきい値電圧以下の電圧を印加しても電子放出を生じないが、電子放出しきい値電圧以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値 $V_m$ を変化させることにより、出力電子ビームの強度を制御することが可能である。また、パルスの幅 $P_w$ を変化させることにより、出力される電子ビームの電荷の総量を制御することが可能である。

## 【0116】

従って、入力信号に応じて電子放出素子を変調する方式としては、電圧変調方式とパルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器107としては、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの波高値を変調できるような電圧変調方式の回路を用いることができる。パルス幅変調方式を実施するに際しては、変調信号発生器107として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

## 【0117】

シフトレジスタ104やラインメモリ105は、デジタル信号式のものでもアナログ信号式のものでも採用できる。画像信号のシリアル／パラレル変換や記憶が所定の速度で行なわれば良いからである。

## 【0118】

デジタル信号式を用いる場合には、同期信号分離回路106の出力信号D A T Aをデジタル信号化する必要があるが、これには同期信号分離回路106の出力部にA/D変換器を設ければ良い。これに関連してラインメモリ105の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器107に用いられる回路が若干異なったものとなる。即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばD/A変換回路を用い、必要に応じて増幅回路等を付加する。パルス幅変調方式の場合、変調信号発生器107には、例えば高速の発振器及び発振器の出力する波数を計数する計数器（カウンタ）及び計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

#### 【0119】

アナログ信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばオペアンプ等を用いた増幅回路を採用でき、必要に応じてレベルシフト回路等を付加することもできる。パルス幅変調方式の場合には、例えば電圧制御型発振回路（VCO）を採用でき、必要に応じて電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

#### 【0120】

このような構成を取り得る本発明の画像形成装置においては、各電子放出素子に、容器外端子D<sub>x1</sub>～D<sub>xm</sub>、D<sub>y1</sub>～D<sub>yn</sub>を介して電圧を印加することにより、電子放出が生じる。同時に高圧端子87を介してメタルバック85或いは透明電極（不図示）に高電圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜84に衝突し、発光が生じて画像が形成される。

#### 【0121】

ここで述べた画像形成装置の構成は、本発明の画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号についてはNTSC方式を挙げたが、入力信号はこれに限られるものではなく、PAL、SECAM方式等の他、これらよりも多数の走査線からなるテレビジョン信号（例えば、

MUSE方式をはじめとする高品位TV)方式も採用できる。

#### 【0122】

次に、前述の梯子状配置の電子源及び画像形成装置について、図11及び図12を用いて説明する。

#### 【0123】

図11は、梯子状配置の電子源の一例を示す模式図である。図11において、110は電子源基板、111は電子放出素子である。112は電子放出素子111を接続するための共通配線D<sub>1</sub>～D<sub>10</sub>であり、これらは外部端子として引き出されている。電子放出素子111は基板110上に、X方向に並列に複数個配置されている（これを素子行と呼ぶ）。この素子行が複数行配置されて電子源を構成している。各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。即ち、電子ビームを放出させたい素子行には電子放出しきい値以上の電圧を印加し、電子ビームを放出させたくない素子行には電子放出しきい値以下の電圧を印加する。各素子行間に位置する共通配線D<sub>2</sub>～D<sub>9</sub>は、例えばD<sub>2</sub>とD<sub>3</sub>を一体の同一配線とすることもできる。

#### 【0124】

図12は、梯子状配置の電子源を備えた画像形成装置におけるパネル構造の一例を示す模式図である。120はグリッド電極、121は電子が通過するための開口、D<sub>1</sub>～D<sub>m</sub>は容器外端子、G<sub>1</sub>～G<sub>n</sub>はグリッド電極120に接続された容器外端子である。110は各素子行間の共通配線を同一配線とした電子源基板である。図12においては、図8、図11に示した部位と同じ部位には同一の符号を付した。尚、便宜上導電性膜4は省略した。ここに示した画像形成装置と、図8に示した単純マトリクス配置の画像形成装置との大きな違いは、電子源基板110とフェースプレート86の間にグリッド電極120を備えているか否かである。

#### 【0125】

図12においては、基板110とフェースプレート86の間に、グリッド電極120が設けられている。グリッド電極120は、電子放出素子111から放出された電子ビームを変調するためのものであり、梯子状配置の素子行と直交し

て設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の開口121が設けられている。グリッド電極の形状や配置は、図12に示したものに限定されるものではない。例えば、開口としてメッシュ状に多数の通過口を設けることもでき、グリッド電極を電子放出素子の周囲や近傍に設けることもできる。

#### 【0126】

容器外端子D<sub>1</sub>～D<sub>m</sub>及びG<sub>1</sub>～G<sub>n</sub>は不図示の制御回路に接続されている。そして素子行を1列ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加する。これにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

#### 【0127】

以上説明した本発明の画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピュータ等の表示装置の他、感光性ドラム等を用いて構成された光プリンタとしての画像形成装置等としても用いることができる。

#### 【0128】

図17は、本発明の画像形成装置を、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した一例を示す図である。

#### 【0129】

図中、1700はディスプレイパネル、1701はディスプレイパネルの駆動回路、1702はディスプレイコントローラ、1703はマルチプレクサ、1704はデコーダ、1705は入出力インターフェース回路、1706はCPU、1707は画像生成回路、1708～1710は画像メモリインターフェース回路、1711は画像入力インターフェース回路、1712及び1713はTV信号受信回路、1714は入力部である。

#### 【0130】

尚、本画像形成装置は、例えばテレビジョン信号のように、映像情報と音声情報の両方を含む信号を受信する場合には当然映像の表示と同時に音声を再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処

理、記憶等に関する回路やスピーカー等については説明を省略する。

【0131】

以下、画像信号の流れに沿って各部の機能を説明する。

【0132】

先ず、TV信号受信回路1713は、例えば電波や空間光通信等のような無線伝送系を用いて伝送されるTV信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えばNTSC方式、PAL方式、SECAM方式等、いずれの方式でも良い。また、これらよりさらに多数の走査線よりなるTV信号、例えばMUSE方式をはじめとするいわゆる高品位TV信号は、大面積化や大画素数化に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。

【0133】

上記TV信号受信回路1713で受信されたTV信号は、デコーダ1704に出力される。

【0134】

また、TV信号受信回路1712は、例えば同軸ケーブルや光ファイバ等のような有線伝送系を用いて伝送されるTV信号を受信するための回路である。前記TV信号受信回路1713と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ1704に出力される。

【0135】

画像入力インターフェース回路1711は、例えばTVカメラや画像読み取りスキャナーなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ1704に出力される。

【0136】

画像メモリインターフェース回路1710は、ビデオテープレコーダ（以下「VTR」と称する）に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ1704に出力される。

【0137】

画像メモリインターフェース回路1709は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ1704に出力される。

## 【0138】

画像メモリインターフェース回路1708は、静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ1704に入力される。

## 【0139】

入出力インターフェース回路1705は、本画像表示装置と、外部のコンピュータ、コンピュータネットワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字・図形情報の入出力や、場合によっては本画像形成装置の備えるCPU1706と外部との間で制御信号や数値データの入出力などを行なうことも可能である。

## 【0140】

画像生成回路1707は、前記入出力インターフェース回路1705を介して外部から入力される画像データや文字・図形情報や、或いはCPU1706より出力される画像データや文字・図形情報に基づき、表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリや、画像処理を行なうためのプロセッサ等をはじめとして、画像の生成に必要な回路が組み込まれている。

## 【0141】

本回路により生成された表示用画像データは、デコーダ1704に出力されるが、場合によっては前記入出力インターフェース回路1705を介して外部のコンピュータネットワークやプリンタに出力することも可能である。

## 【0142】

CPU1706は、主として本画像表示装置の動作制御や、表示画像の生成や選択、編集に関わる作業を行なう。

## 【0143】

例えば、マルチプレクサ1703に制御信号を出し、ディスプレイパネルに表示する画像信号を適宜選択したり組み合わせたりする。その際には表示する画像信号に応じてディスプレイパネルコントローラ1702に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースかノンインターレースか）や一画面の走査線の数など表示装置の動作を適宜制御する。また、前記画像生成回路1707に対して画像データや文字・図形情報を直接出力したり、或いは前記入出力インターフェース回路1705を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。

#### 【0144】

尚、CPU1706は、これ以外の目的の作業にも関わるものであっても良い。例えば、パーソナルコンピュータやワードプロセッサ等のように、情報を生成したり処理する機能に直接関わっても良い。或いは前述したように、入出力インターフェース回路1705を介して外部のコンピュータネットワークと接続し、例えば数値計算等の作業を外部機器として共同して行なっても良い。

#### 【0145】

入力部1714は、前記CPU1706に使用者が命令やプログラム、或いはデータなどを入力するためのものであり、例えばキーボードやマウスの他、ジョイスティック、バーコードリーダー、音声認識装置等の多様な入力機器を用いることが可能である。

#### 【0146】

デコーダ1704は、前記1707～1713より入力される種々の画像信号を3原色信号、または輝度信号とI信号、Q信号に逆変換するための回路である。尚、図中に点線で示すように、デコーダ1704は内部に画像メモリを備えていることが望ましい。これは、例えばMUSE方式をはじめとして、逆変換する際に画像メモリを必要とするようなテレビ信号を扱うためである。また、画像メモリを備えることにより、静止画像の表示が容易になる。或いは前記画像生成回路1707及びCPU1706と共同して、画像の間引き、補完、拡大、縮小、合成をはじめとする画像処理や編集が容易になるという利点が得られる。

#### 【0147】

マルチプレクサ1703は、前記CPU1706より入力される制御信号に基づき、表示画像を適宜選択するものである。即ち、マルチプレクサ1703はデコーダ1704から入力される逆変換された画像信号の内から所望の画像信号を選択して駆動回路1701に出力する。その場合には、一画面表示時間内で画像信号を切り換えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。

#### 【0148】

ディスプレイパネルコントローラ1702は、前記CPU1706より入力される制御信号に基づき、駆動回路1701の動作を制御するための回路である。

#### 【0149】

ディスプレイパネルの基本的な動作に関わるものとして、例えばディスプレイパネルの駆動用電源（不図示）の動作シーケンスを制御するための信号を駆動回路1701に対して出力する。ディスプレイパネルの駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレースかノンインターレースか）を制御するための信号を駆動回路1701に対して出力する。また、場合によっては、表示画像の輝度やコントラストや色調やシャープネスといった画質の調整に関わる制御信号を駆動回路1701に対して出力する場合もある。

#### 【0150】

駆動回路1701は、ディスプレイパネル1700に印加する駆動信号を発生するための回路であり、前記マルチプレクサ1703から入力される画像信号と、前記ディスプレイパネルコントローラ1702より入力される制御信号に基づいて動作するものである。

#### 【0151】

以上、各部の機能を説明したが、図17に例示した構成により、本画像形成装置においては、多様な画像情報源より入力される画像情報をディスプレイパネル1700に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号は、デコーダ1704において逆変換された後、マルチプレクサ1703において適宜選択され、駆動回路1701に入力される。一方、ディスプレイコントローラ1702は、表示する画像信号に応じて駆動回路1701の

動作を制御するための制御信号を発生する。駆動回路1701は、上記画像信号と制御信号に基づいてディスプレイパネル1700に駆動信号を印加する。これにより、ディスプレイパネル1700において画像が表示される。これらの一連の動作は、CPU1706により統括的に制御される。

#### 【0152】

本画像形成装置においては、前記デコーダ1704に内蔵する画像メモリや、画像生成回路1707及び情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補完、色変換、画像の縦横比変換等をはじめとする画像処理や、合成、消去、接続、入れ替え、嵌め込み等をはじめとする画像編集を行なうことも可能である。また、上記画像処理や画像編集と同様に、音声情報に関する処理や編集を行なうための専用回路を設けても良い。

#### 【0153】

従って、本画像形成装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像及び動画像を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム器などの機能を一台で兼ね備えることが可能で、産業用或いは民生用として極めて応用範囲が広い。

#### 【0154】

尚、図17は、電子放出素子を電子ビーム源とする表示パネルを用いた画像形成装置とする場合の構成の一例を示したに過ぎず、本発明の画像形成装置がこれのみに限定されるものでないことは言うまでもない。

#### 【0155】

例えば、図17の構成要素の内、使用目的上必要のない機能に関わる回路は省いてもさしつかえない。また、これとは逆に、使用目的によってはさらに構成要素を追加しても良い。例えば、本画像表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明器、モデムを含む送受信回路等を構成要素に追加するのが好適である。

#### 【0156】

本画像形成装置においては、電子放出素子を電子源としているので、ディスプ

レイパネルの薄型化が容易なため、画像形成装置の奥行きを小さくすることができる。それに加えて、電子放出素子を電子ビーム源とする表示パネルは大画面化が容易で輝度が高く、視野角特性にも優れるため、画像形成装置は、臨場感にあふれ、迫力に富んだ画像を視認性良く表示することが可能である。また、安定で高効率な電子放出特性が実現された電子源を用いることにより、長寿命で明るい高品位なカラーフラットテレビが実現される。

## 【0157】

## 【実施例】

## 【実施例1～3、参考例1】

本実施例、参考例では、図1に示した構成の表面伝導型電子放出素子を形成した。以下、本実施例、参考例の素子の製造工程を説明する。

## 【0158】

(1) 洗浄した青板ガラス上に厚さ0.5 μmのシリコン酸化膜をスパッタ法により形成し、これを基板1とした。この基板1上に、素子電極2、3のパターンに対応する開口部を有するフォトレジスト（日立化成社製「RD-2000N-41」）のマスクパターンを形成し、真空蒸着法により、厚さ5nmのTi、厚さ30nmのPtを順次堆積した。次いで、上記フォトレジストのマスクパターンを有機溶剤で溶解し、リフトオフによりTi/Pt膜よりなる素子電極2、3を形成した。素子電極間隙Lは10μm、素子電極長さWは300μmとした。

## 【0159】

(2) 次いで、インクジェット装置を用いて導電性膜4を形成した。インクジェット装置としてはインクジェットプリンタ（キヤノン社製「BJ-10v」）の部品を用いた。また、導電性膜4を形成するための有機金属化合物溶液としては、酢酸パラジウムモノエタノールアミン（以下「PAME」と記す）0.84gを12gの水に溶解したもの用いた。空気中で熱重量（TG）分析を行ない、さらにX線回折（XD）測定を行なった結果、PAMEは温度の上昇に従い、170℃付近で金属Pdに分解し、280℃でPdOが生成し始めることがわかった。

## 【0160】

上記インクジェット装置により、上記素子電極2、3を連絡するように、上記PAME水溶液の液滴を付与し、乾燥する工程を6回繰り返した。

## 【0161】

上記基板上に付与された液滴に大気中で350℃、10分間の加熱焼成処理を施し、PdO微粒子よりなる導電性膜4が得られた。この導電性膜は、直径が約120μmの概略円形で、膜厚は中央付近で約10nmであった。

## 【0162】

(3) 次いで、フォーミング工程により電子放出部5を形成した。上記のようにして導電性膜4を形成した基板1を図5に示した真空処理装置の真空容器55内に設置し、排気装置56により内部を $2.7 \times 10^{-4}$ Pa以下となるように排気した。

## 【0163】

次いで、上記の基板1をヒーター(図示しない)により、50℃(実施例1)、100℃(実施例2)、150℃(実施例3)に加熱した。尚、温度を安定させるため、この状態で1時間保持し、次のステップに進んだ。参考のため、1素子については加熱せず室温(約25℃)のままとした(参考例1)。

## 【0164】

上記各温度で各素子の素子電極2、3間にパルス電圧を印加した。パルス波形は図4(a)に示す三角波パルスで、パルス波高値は11V、パルス幅T<sub>1</sub>は1msec、パルス間隔T<sub>2</sub>は10msecとした。尚、上記フォーミング用パルスの間に、波高値0.1Vの矩形波パルスを挿入して電流を測定し、抵抗値を検知した。

## 【0165】

次に、H<sub>2</sub>:2%、N<sub>2</sub>:98%の混合ガスを上記真空容器55内に導入し、圧力を $5 \times 10^{-2}$ Paとした。いずれの素子においても、混合ガスの導入と同時に素子に流れる電流が徐々に減少し、次いで増大に転じた後、急激に減少した。加熱を行なった素子ではいずれも、抵抗値がすぐに1MΩを超えたため、その時点で電圧の印加を停止した。加熱を行なわなかった素子では、30分間で電圧印

加を停止した。この時点では抵抗値は  $1 M\Omega$  を上回っており、I-V特性には若干のオーミックな成分が含まれていた。

## 【0166】

(4) 上記真空容器55内を一旦排気した後、アセトンを導入して、圧力を  $2.7 \times 10^{-1} Pa$  とし、素子電極2、3間に矩形波のパルス電圧を印加し、活性化工程を行なった。パルス幅  $T_1$  は  $0.5 \text{ msec}$ 、パルス間隔  $T_2$  は  $10 \text{ msec}$ 、パルス波高値は  $15 \text{ V}$  とし、40分間印加した。

## 【0167】

以上のようにして作製した各電子放出素子の電子放出特性を測定した。測定に先立ち、真空容器55と電子放出素子をそれぞれ  $200^\circ\text{C}$  及び  $150^\circ\text{C}$  に加熱しつつ、真空容器55内を排気して、圧力が  $1 \times 10^{-6} Pa$  以下となるまで待機した。この後、電子放出素子にパルス幅  $T_1 = 100 \mu\text{sec}$ 、パルス間隔  $T_2 = 10 \text{ msec}$ 、波高値  $15 \text{ V}$  の矩形波パルスを印加し、アノード電極54に  $1 \text{ kV}$  の電位を印加して測定を行なった。この時、電子放出素子とアノード電極54の間隔Hは  $5 \text{ mm}$  とした。

## 【0168】

各素子の素子電流  $I_f$ 、放出電流  $I_e$ 、電子放出効率  $\eta$  (%) [ $= (I_e / I_f) \times 100$ ] は次の通りである。

## 【0169】

【表1】

| 素子   | フォーミング温度                  | $I_f$ (mA) | $I_e$ ( $\mu\text{A}$ ) | $\eta$ (%) |
|------|---------------------------|------------|-------------------------|------------|
| 実施例1 | $50^\circ\text{C}$        | 1.4        | 1.5                     | 0.11       |
| 実施例2 | $100^\circ\text{C}$       | 1.3        | 1.3                     | 0.10       |
| 実施例3 | $150^\circ\text{C}$       | 0.60       | 0.48                    | 0.08       |
| 参考例1 | 室温 ( $25^\circ\text{C}$ ) | 0.90       | 0.75                    | 0.08       |

## 【0170】

上記各素子について、 $7 \text{ V}$  (いずれの素子においても  $I_f$  についてのしきい値

以下)において $I_f$ を測定し、オーミックな電流成分を測定した。その結果、参考例1の素子では約0.05mA程度の電流が観測されたが、他の素子ではいずれも測定されなかった。従って、オーミック電流成分の発生を防止するためには、本発明の製造方法が有効であることがわかった。(但し、実施例3より、温度が高すぎると電子放出効率が低下するため、適当な温度範囲で行なうことが好ましいことがわかった。)

#### 【0171】

上記各素子と同様にして、上記工程(3)まで行なった素子を取り出し、走査電子顕微鏡(SEM)及び顕微ラマン分光分析装置により観察した。SEMにより、フォーミング処理で形成された亀裂の形状を観察した結果、実施例1及び実施例2と同じ条件で作製した素子では、亀裂が導電性膜の全幅にわたって形成されていたが、参考例1と同じ条件で作製した素子では、導電性膜の周辺部には亀裂が見られなかった。また、実施例3と同じ条件で作製した素子では、亀裂の幅が広くなっている部分が実施例1、2の素子よりも明らかに多くなっていた。

#### 【0172】

また、顕微ラマン分光分析装置により、導電性膜の還元の状況を観察した結果、実施例2と実施例3では、導電性膜の全体がほぼ完全に金属Pdであったが、実施例1では、図3に示すように、亀裂の周辺のPd領域31を除いて若干のPdOがあることがわかった。参考例1の素子では、実施例1と同様であるが、PdOの量が多いようであった。

#### 【0173】

##### 【参考例2、3】

上記工程(3)において、圧力が $1 \times 10^{-6}$ Pa以下の真空中においてパルス電圧を印加する以外は、参考例2は実施例1と、参考例3は実施例2と同様の条件で素子を作製した。参考例2では抵抗値が $1 M\Omega$ を超えていたのでパルスの印加を30分で停止した。参考例3では、実施例2よりも多少時間がかかったが、パルス印加の開始からほどなく抵抗値が $1 M\Omega$ を超えたのでその時点でパルスの印加を停止した。

#### 【0174】

上記各素子について、実施例1、2と同様にして電子放出特性とオーミックな電流成分を測定した。その結果、参考例2においては、前記参考例1と同程度のオーミックな素子電流が観測され、電子放出特性も参考例1と同程度であった。

## 【0175】

また、参考例3の素子については、オーミックな電流成分はほとんどなかったが、 $I_f = 1.0 \text{ mA}$ 、 $I_e = 0.9 \text{ mA}$ 、 $\eta = 0.09\%$ となり、実施例1、2の電子放出特性の方が優れていた。また、実施例2と同様にして、同じ工程で(3)まで作製した素子についてSEMによる観察を行なったところ、亀裂の幅が広くなっている部分が実施例2よりもやや多くなっていた。

## 【0176】

本参考例の結果より、 $H_2$ 雰囲気中でフォーミング処理を行なうことにより、オーミックな電流成分の発生を防ぐために必要な温度を低くできることがわかった。また、同じ加熱条件でも作製される電子放出素子の特性が良くなることがわかった。

## 【0177】

## 【実施例4】

本発明第4の実施例として、平面型の表面伝導型電子放出素子を多数単純マトリクス配置した図7のような電子源を用いて、画像形成装置を構成した。

## 【0178】

本実施例にかかる複数の電子放出素子がマトリクス配線された基板1の一部の平面図を図13に示す。また、図中のA-A'断面図を図14に示す(図中、電子放出部5は省略する)。

## 【0179】

本実施例にかかる電子源の製造工程を図15、図16に示す。但し、図13～図16中で同じ符号を付したものは同じ部位を示す。ここで、141は層間絶縁層、142はコンタクトホールである。以下に当該工程を説明する。

## 【0180】

工程-a

清浄化した青板ガラス上に厚さ $0.5 \mu\text{m}$ のシリコン酸化膜をスパッタ法で形

成した基板1上に、真空蒸着により厚さ5nmのCr、厚さ600nmのAuを順次積層した後、フォトレジスト（ヘキスト社製「AZ1370」）をスピナーリにより回転塗布、ベークした後、フォトマスク像を露光、現像してX方向配線となる下配線72のレジストパターンを形成し、Au/Cr堆積膜をウエットエッティングして所望の形状の下配線72を形成した（図15（a））。

## 【0181】

## 工程-b

次に、厚さ1.0μmのシリコン酸化膜からなる層間絶縁層141をRFスパッタ法により堆積した（図15（b））。

## 【0182】

## 工程-c

工程-bで堆積したシリコン酸化膜にコンタクトホール142を形成するためのフォトレジストパターンを作り、これをマスクとして層間絶縁層141をエッティングしてコンタクトホール142を形成した。エッティングはCF<sub>4</sub>とH<sub>2</sub>ガスを用いたRIE（Reactive Ion Etching）法によった（図15（c））。

## 【0183】

## 工程-d

その後、素子電極2、3と素子電極間ギャップとなるべきパターンをフォトレジスト（日立化成社製「RD-2000N-41」）で形成し、真空蒸着法により厚さ5nmのTi、100nmのNiを順次堆積した。フォトレジストパターンを有機溶剤で溶解し、Ni/Ti堆積膜をリフトオフし、素子電極間隔Lが10μm、電極長さ300μmの素子電極2、3を形成した（図15（d））。

## 【0184】

## 工程-e

素子電極2、3上にY方向配線となる上配線73のフォトレジストパターンを形成した後、厚さ5nmのTi、500nmのAuを順次真空蒸着により堆積し、リフトオフにより不要の部分を除去して、所望の形状の上配線73を形成した（図16（e））。

【0185】

工程-f

実施例1で用いたPAME水溶液を、実施例1と同様なインクジェット装置を用いて、素子電極2、3間に実施例1と同様に滴下し、350℃で10分間加熱焼成処理を行なって、PdO微粒子からなる導電性膜4を形成した(図16(f))。

【0186】

工程-g

コンタクトホール142部分以外にレジストを塗布するようなパターンを形成し、真空蒸着により厚さ5nmのTi、500nmのAuを順次堆積した。リフトオフにより不要の部分を除去することによりコンタクトホール142を埋め込んだ(図16(g))。

【0187】

次に、以上のようにして作製した未フォーミングの電子源を用いて画像形成装置を構成した。以下、図8と図9を用いて説明する。

【0188】

上述のようにして多数の表面伝導型電子放出素子74を設けた電子源基板71をリアプレート81上に固定した後、基板71の5mm上方に、フェースプレート86(ガラス基板83の内面に蛍光膜84とメタルバック85を形成して構成)を支持棒82を介して配置し、フェースプレート86、支持棒82、大気圧支持部材(図示しない)リアプレート81の接合部にフリットガラスを塗布し、大気中で430℃で10分間以上焼成することで封着した。またリアプレート81への基板71の固定もフリットガラスで行なった。

【0189】

蛍光膜84はモノクロームの場合は蛍光体92のみからなるが、本実施例では蛍光体92はストライプ形状(図9(a))を採用し、先にブラックストライプを形成し、その間隙部にスラリー法により各色蛍光体92を塗布して蛍光膜84を作製した。ブラックストライプの材料としては、通常良く知られている黒鉛を主成分とする材料を用いた。

## 【0190】

また、蛍光膜84の内面側にはメタルバック85を設けた。メタルバック85は蛍光膜84の作製後、蛍光膜84の内面側表面の平滑化処理（通常フィルミングと呼ばれる）を行ない、その後、A1を真空蒸着することで作製した。

## 【0191】

フェースプレート86には、さらに蛍光膜84の導電性を高めるため、蛍光膜84の外面側に透明電極を設ける場合もあるが、本実施例ではメタルバック85のみで十分な導電性が得られたので省略した。

## 【0192】

本実施例のフォーミング工程では、図19に模式的に示した真空処理装置を用い、Y方向配線をグランドに接続した共通電極に接続し、X方向配線のそれぞれに印加される電圧パルスのパルス幅が1 msec、パルス間隔が240 msecとなるようにした。即ち、パルスジェネレータにより、パルス幅1 msec、パルス間隔3.3 msecのパルスを生成し、スイッチング装置により1パルス毎に電圧を印加するX方向配線を1ラインずつ隣に切り替えることを繰り返した。パルス波高値は11V、パルス波形は矩形波とした。また、フォーミング処理中、表示パネル全体を100°Cに保持し、パルス印加と同時に実施例1の工程（3）と同様にH<sub>2</sub>とN<sub>2</sub>よりなる混合ガスを導入した。

## 【0193】

上記フォーミング工程終了後、実施例1と同じ条件で活性化工程を行なった。当該工程において、パルスの印加の仕方は上記フォーミング工程と同じであるが、全てのX方向配線に対して同時に処理を行なうことができないので、X方向配線10ラインずつにパルスの印加を行ない、順次処理を完了した。

## 【0194】

この後、表示パネル全体を200°Cに保持しながら排気を続け、真空チャンバー内の圧力が $1 \times 10^{-5}$  Pa以下となったところで、排気管を加熱溶着して封止し、次いで外囲器内に配置されたゲッター装置（図示しない）を高周波加熱してゲッタ処理を行なった。

## 【0195】

上記表示パネルに必要な駆動系を接続して画像形成装置とし、高圧端子（図8の87）を通じてメタルバックに5kVを印加して蛍光膜を発光させたところ、ばらつきの少ない、高輝度の発光が得られた。

## 【0196】

## 【実施例5、参考例4、5】

これまで導電性膜4としてインクジェット方法で形成した例のみ説明したが、他の手段にて形成した場合でも効果が確認された例を以下に説明する。

## 【0197】

本発明の第5の実施例として、平面型の表面伝導型放出素子を多数単純マトリクス配置した図7のような電子源を用いて、画像形成装置を構成した。

## 【0198】

本実施例では、X方向配線（上配線）1ライン毎に、720個の素子が並び、また、Y方向配線1ライン毎に、240個の素子が並んでいる電子源基板を用い、製造工程としてはフォーミング工程までは導電性膜形成工程（f）以外は、実施例4と同じ工程で画像形成装置を作製した。導電性膜は以下の工程（f'）によって形成した。

## 【0199】

## 工程-f'

膜厚100nmのCr膜を真空蒸着により堆積・パターニングし、その上に有機Pd（ccp4230／奥野製薬（株）製）をスピナーにより回転塗布、300°Cで10分間の加熱焼成処理をした。また、こうして形成された主元素としてPdOよりなる微粒子からなる導電性膜4の膜厚は10nm、シート抵抗値は $5 \times 10^4 \Omega/\square$ であった。その後、Cr膜および焼成後の導電性膜4を酸エッチャントによりエッチングして所望のパターンを形成した。

## 【0200】

上記製造工程で得られた未フォーミングの電子源において、すべてのラインのフォーミング処理時の電圧波高値を10V、基板温度を100°Cと実施例4と同様の工程を経て画像形成装置を作製し、実施例4と同様の画像表示評価を行った。その結果、本実施例における画像形成装置は、画素毎の輝度のバラツキ分布の

測定では、その標準偏差は平均値に対し10%以下であり、また、オーミックな電流値もほとんど測定されなかった。

#### 【0201】

参考例4では、実施例5とは違いフォーミング処理時の基板温度を室温とし、フォーミング処理時の電圧波高値を同じ10Vで行ったところ、前記した、表面吸着物等の影響で、PdO微粒子膜の還元、凝集反応が一部で進まず、オーミックな電流が0.05mA以上となる素子が全体の数%となった。

#### 【0202】

参考例5では参考例4のオーミック電流を減らすため、基板温度を室温とし、フォーミング処理時の電圧波高値を14Vで行ったところ、オーミックな電流が測定される素子は0となった。しかし、配線による電圧降下量が、一部の素子の導電性膜4に亀裂が形成され、高抵抗になることで減少するため、還元、凝集が遅い導電性膜4には高い電圧が電極2、3から印加され、電子放出量が減少する素子も発生した。

#### 【0203】

以上の結果より、導電性膜4をインクジェット方式以外の方法で形成した場合でも、本発明の方法を用いることにより、より低電圧でオーミック電流の無いフォーミングが行える効果を確認できた。

#### 【0204】

##### 【発明の効果】

本発明は、良好な電子放出特性が得られる電子放出素子、かかる電子放出素子を用いた電子源及び画像形成装置を提供することができる。

#### 【0205】

また、本発明は、とりわけ、その導電性膜の形成方法に依らず、良好な電子放出特性が得られる電子放出素子、かかる電子放出素子を用いた電子源及び画像形成装置を提供することができる。

#### 【0206】

また、本発明は、とりわけ、膜厚むらを有する導電性膜への通電処理でも、良好な電子放出特性が得られる電子放出素子、かかる電子放出素子を用いた電子源

及び画像形成装置を提供することができる。

【0207】

また、本発明は、とりわけ、電子放出特性のバラツキの少ない、複数の電子放出素子を有する電子源を提供することができる。

【0208】

また、本発明は、より高品位な画像を形成し得る画像形成装置を提供することができる。

【図面の簡単な説明】

【図1】

本発明の電子放出素子の一実施形態である平面型の表面伝導型電子放出素子を示す概略的構成図である。

【図2】

本発明の電子放出素子の製造方法を示す図である。

【図3】

本発明の実施例1の電子放出素子を示す平面模式図である。

【図4】

フォーミング波形の例を示す図である。

【図5】

本発明にかかる真空処理装置の一例を示す概略的構成図である。

【図6】

本発明の電子放出素子の放出電流-素子電圧特性（I-V特性）を示す図である。

【図7】

本発明の電子源の一実施形態の単純マトリクス配置の電子源を示す概略的構成図である。

【図8】

単純マトリクス配置の電子源を用いた本発明の画像形成装置の一実施形態に用いる表示パネルの概略的構成図である。

【図9】

図8に示した表示パネルにおける蛍光膜を示す図である。

【図10】

図8に示した表示パネルを駆動する駆動回路の一例を示す図である。

【図11】

本発明の電子源の一実施形態の梯子状配置の電子源を示す概略的構成図である。

【図12】

梯子状配置の電子源を用いた本発明の画像形成装置の一実施形態に用いる表示パネルの概略的構成図である。

【図13】

本発明の実施例3の電子源を示す概略的平面図である。

【図14】

図13におけるA-A'断面図である。

【図15】

本発明の実施例3における電子源の製造工程を示す概略的断面図である。

【図16】

本発明の実施例3における電子源の製造工程を示す概略的断面図である。

【図17】

本発明の画像形成装置の一実施形態のブロック図である。

【図18】

従来の平面型表面伝導型電子放出素子を示す概略的構成図である。

【図19】

本発明の画像形成装置の製造に用いられる装置の模式図である。

【図20】

本発明の画像形成装置の製造における、フォーミング工程での各素子の接続状態の一例を示す模式図である。

【図21】

従来の電子放出素子の一例を示す平面模式図である。

【符号の説明】

- 1 基板
- 2、3 素子電極
- 4 導電性膜
- 5 電子放出部
- 31 Pd領域
- 50 電流計
- 51 電源
- 52 電流計
- 53 高圧電源
- 54 アノード電極
- 55 真空容器
- 56 排気ポンプ
- 71 電子源基板
- 72 X方向配線
- 73 Y方向配線
- 74 表面伝導型電子放出素子
- 75 結線
- 81 リアプレート
- 82 支持枠
- 83 ガラス基板
- 84 融光膜
- 85 メタルバック
- 86 フェースプレート
- 87 高圧端子
- 88 外囲器
- 91 黒色導伝材
- 92 融光体
- 101 画像表示パネル
- 102 走査回路

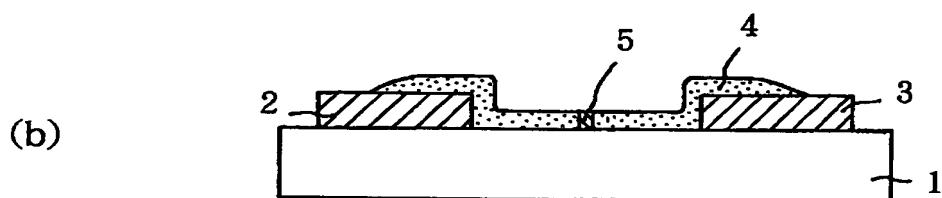
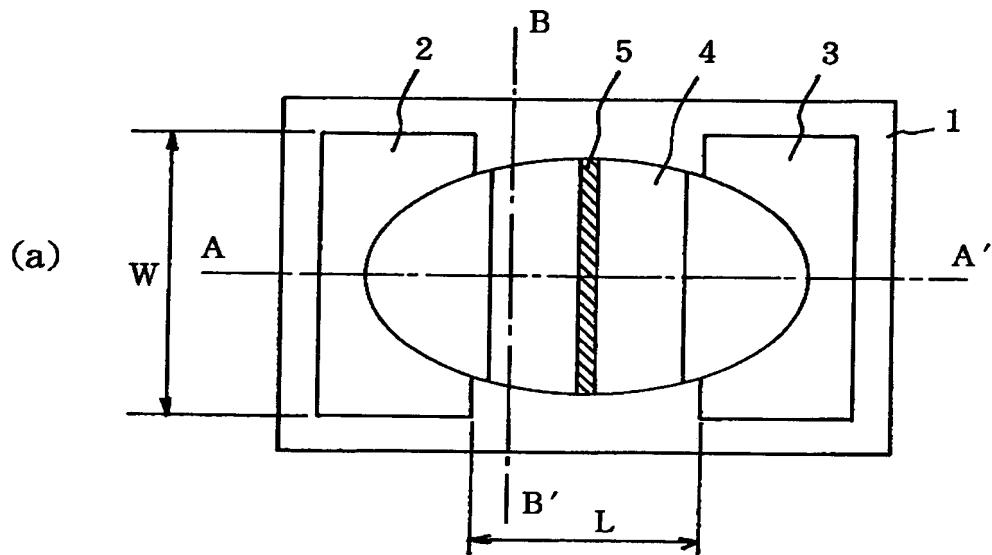
- 103 制御回路
- 104 シフトレジスタ
- 105 ラインメモリ
- 106 同期信号分離回路
- 107 変調信号発生器
- 110 電子源基板
- 111 電子放出素子
- 112 共通配線
- 120 グリッド電極
- 121 開口
- 141 層間絶縁層
- 142 コンタクトホール
- 190 ボンベ
- 191 アンプル
- 192 排気管
- 193 真空チャンバー
- 194 ゲートバルブ
- 195 排気装置
- 196 圧力計
- 197 四重極質量分析器
- 198a, 198b ガス導入ライン
- 199a, 199b ガス導入制御装置
- 201 共通電極
- 202 電源
- 203 電流測定用抵抗
- 204 オシロスコープ
- 211 膜厚の薄い領域
- 1700 ディスプレイパネル
- 1701 駆動回路

- 1702 ディスプレイコントローラ
- 1703 マルチプレクサ
- 1704 デコーダ
- 1705 入出力インターフェース回路
- 1706 CPU
- 1707 画像生成回路
- 1708~1710 画像メモリインターフェース回路
- 1711 画像入力インターフェース回路
- 1712、1713 TV信号受信回路
- 1714 入力部

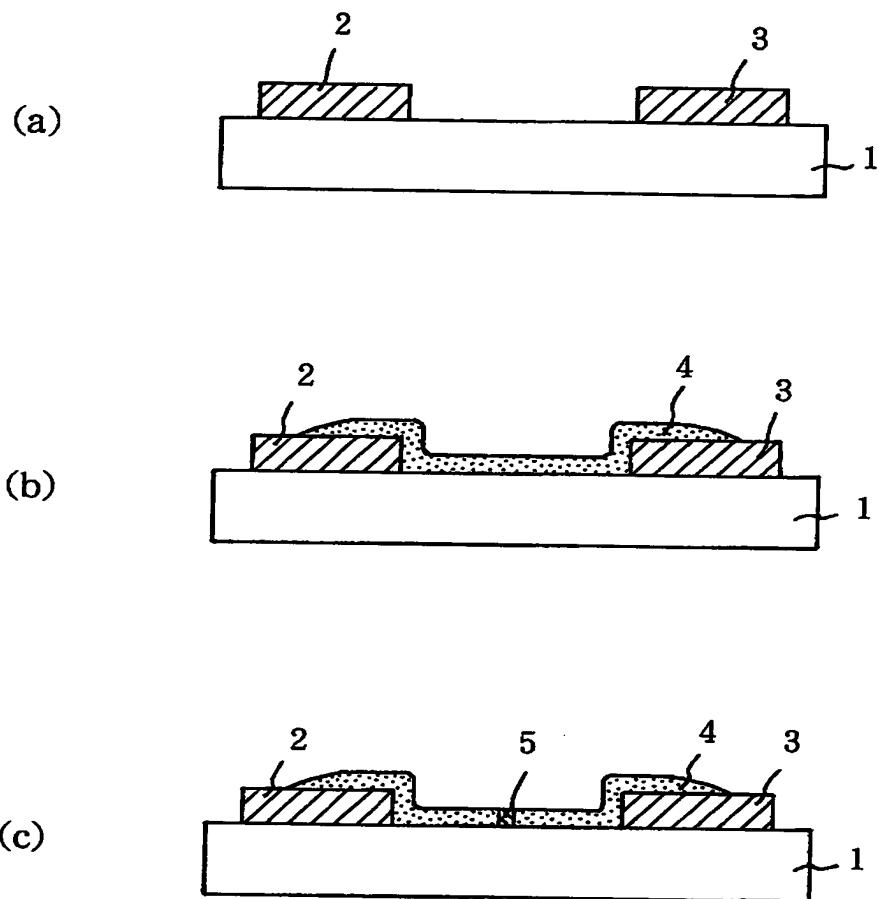
【書類名】

図面

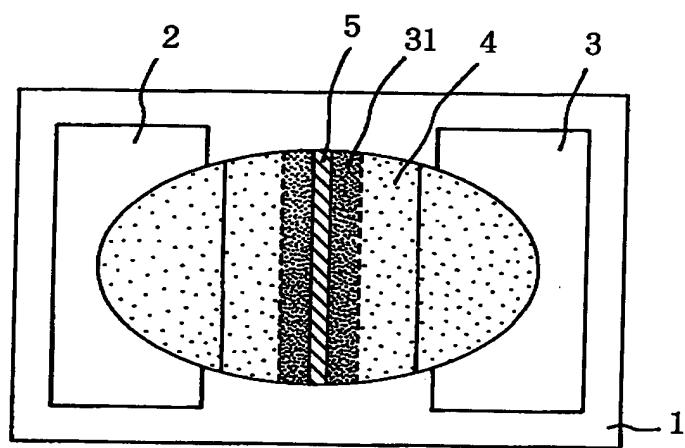
【図 1】



【図2】

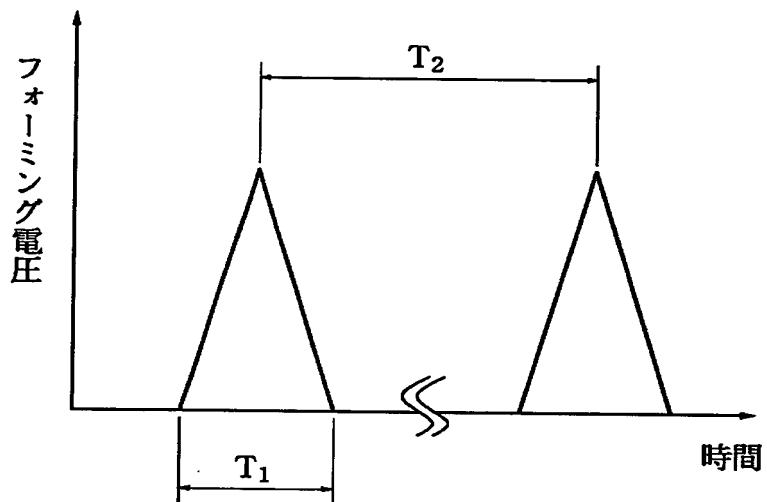


【図3】

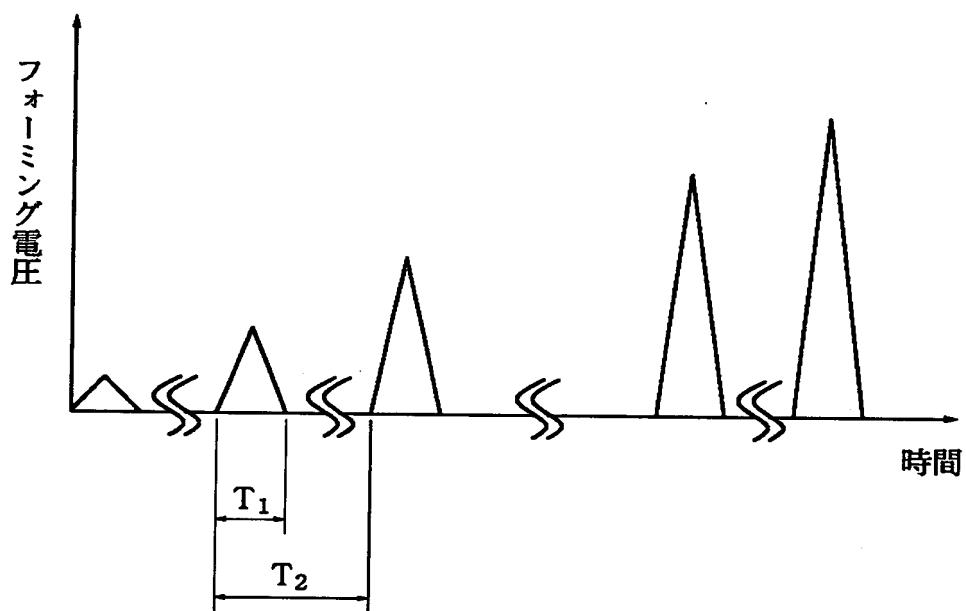


【図4】

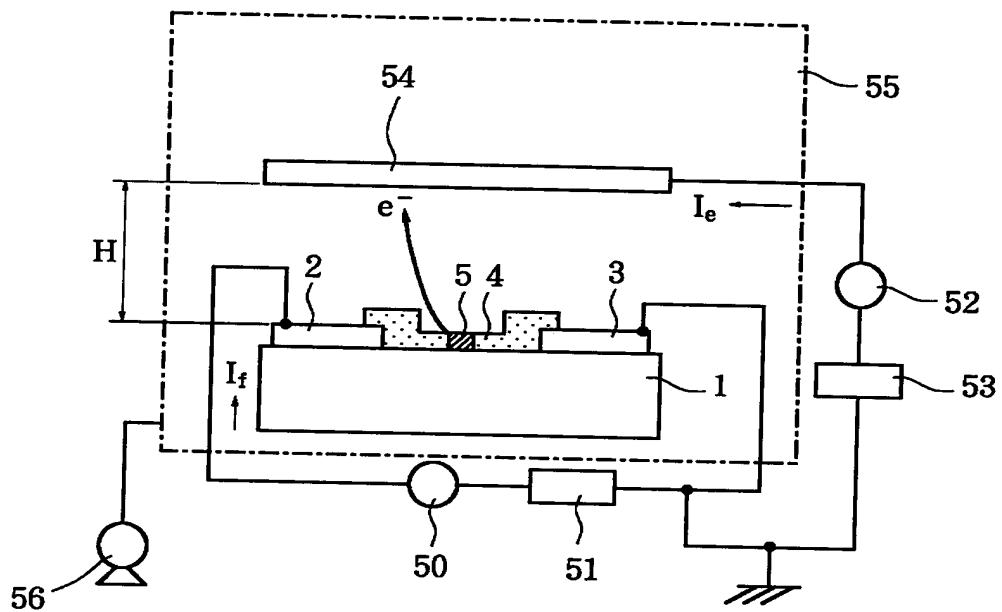
(a)



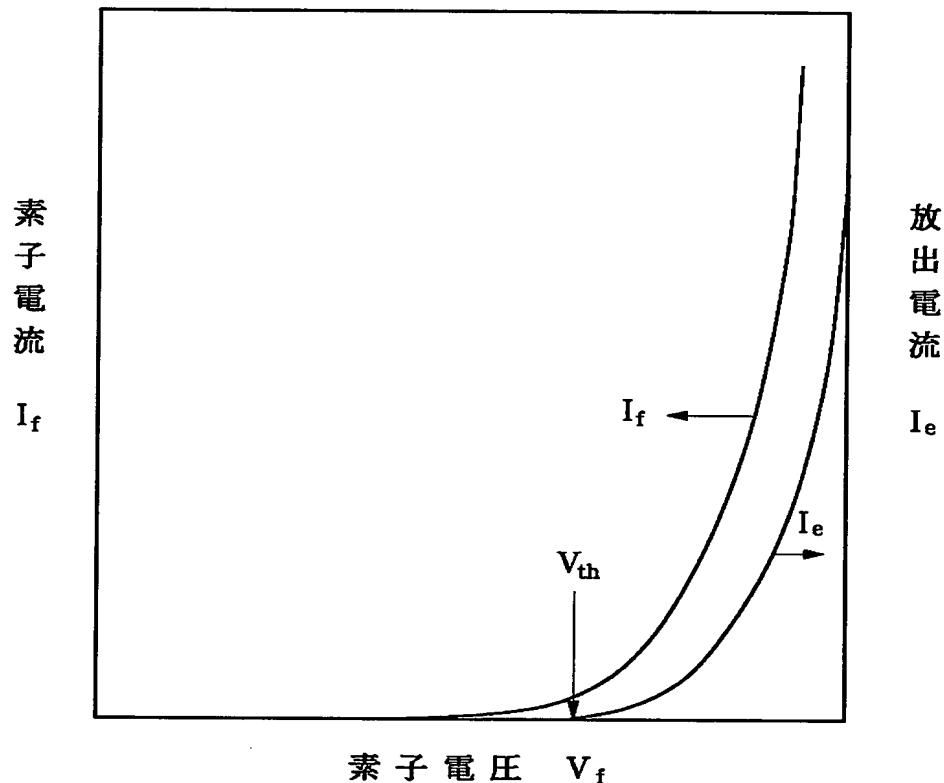
(b)



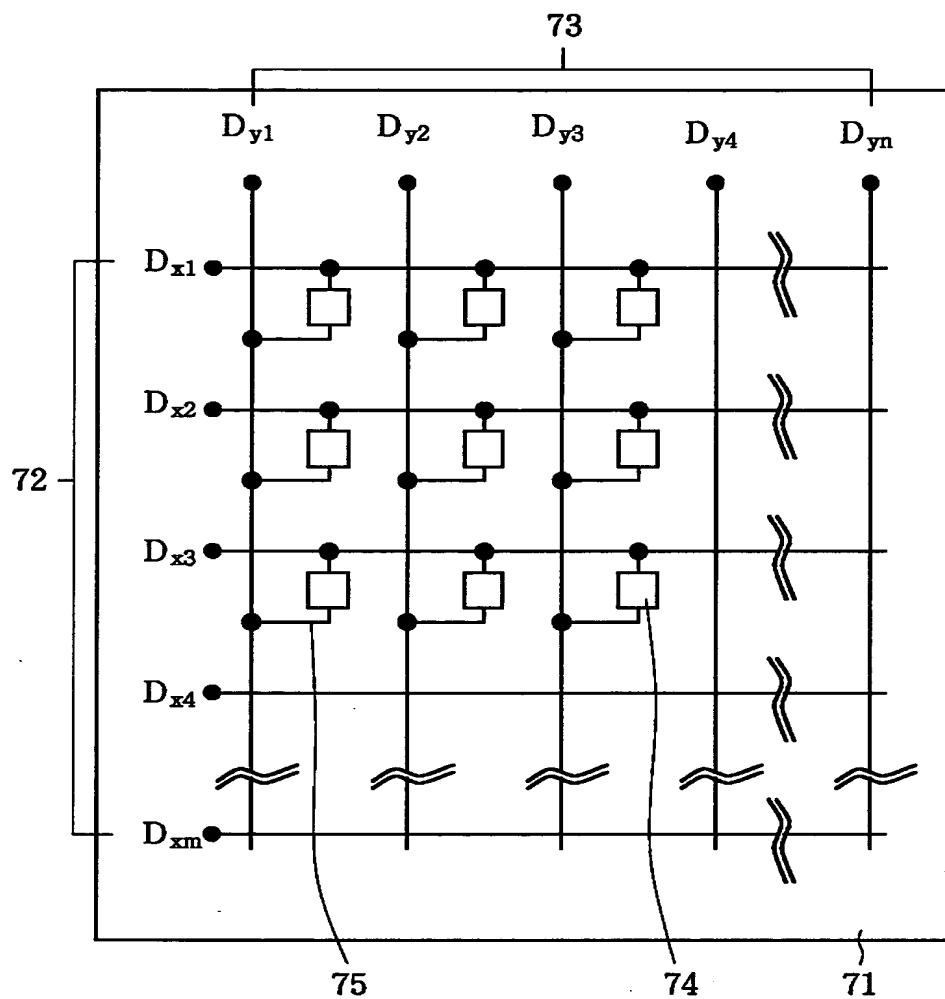
【図5】



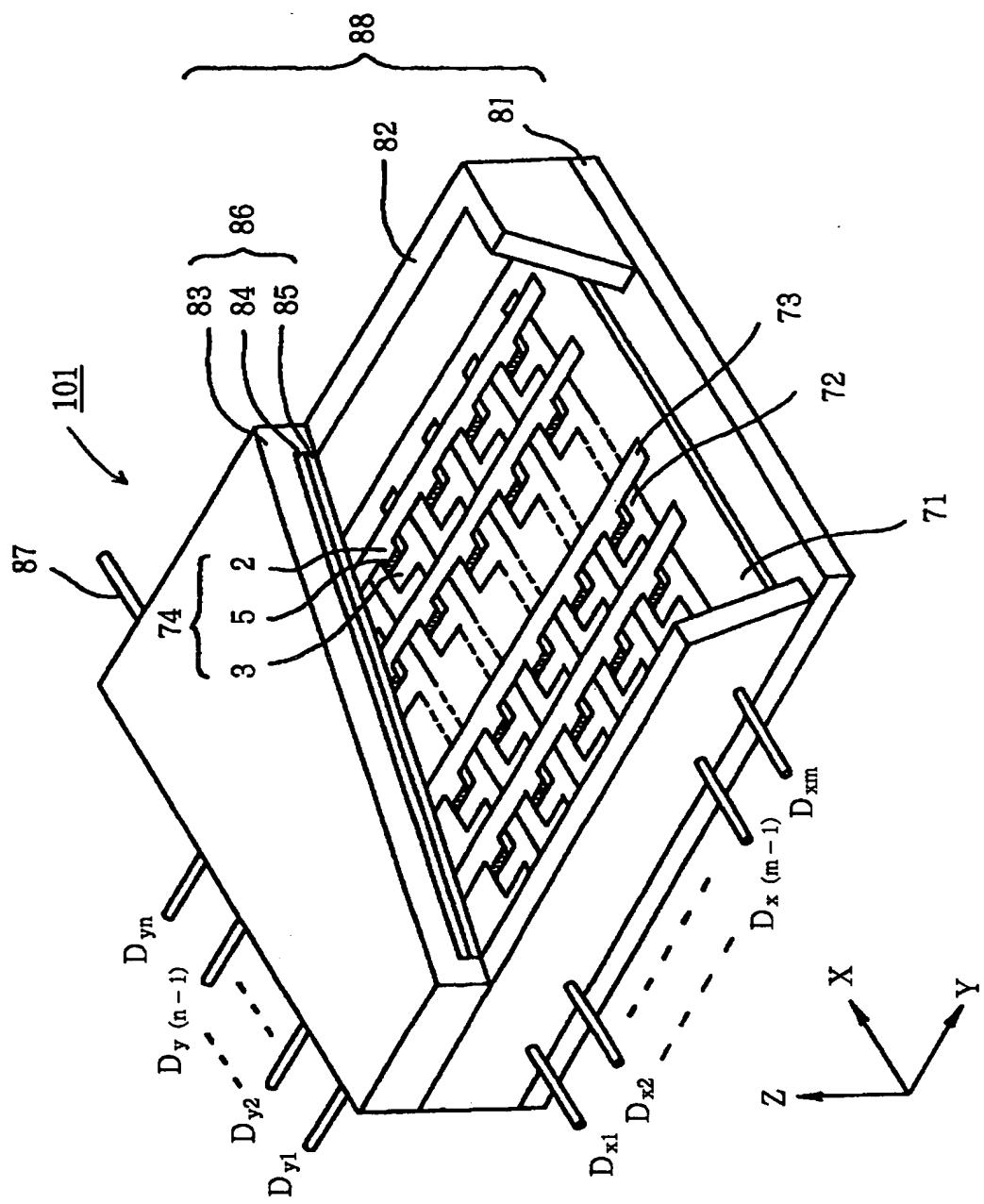
【図 6】



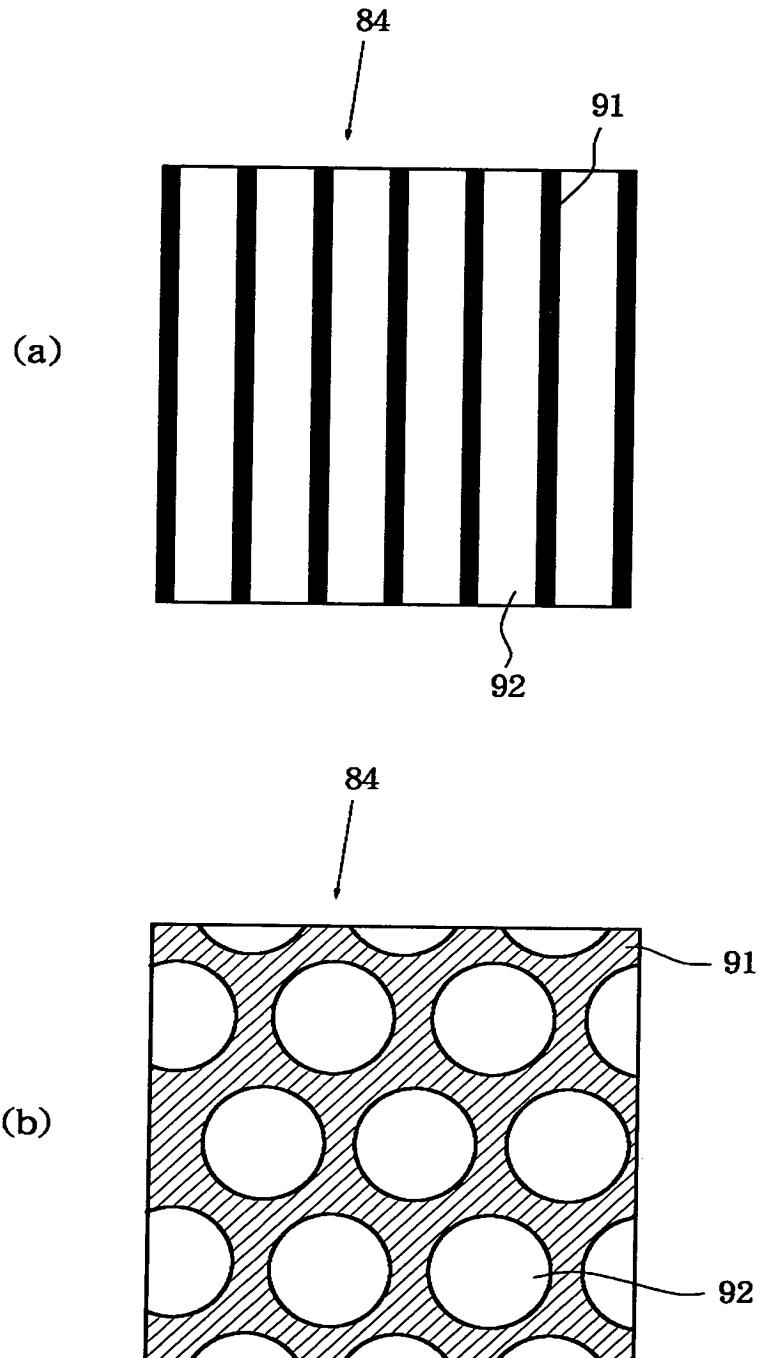
【図7】



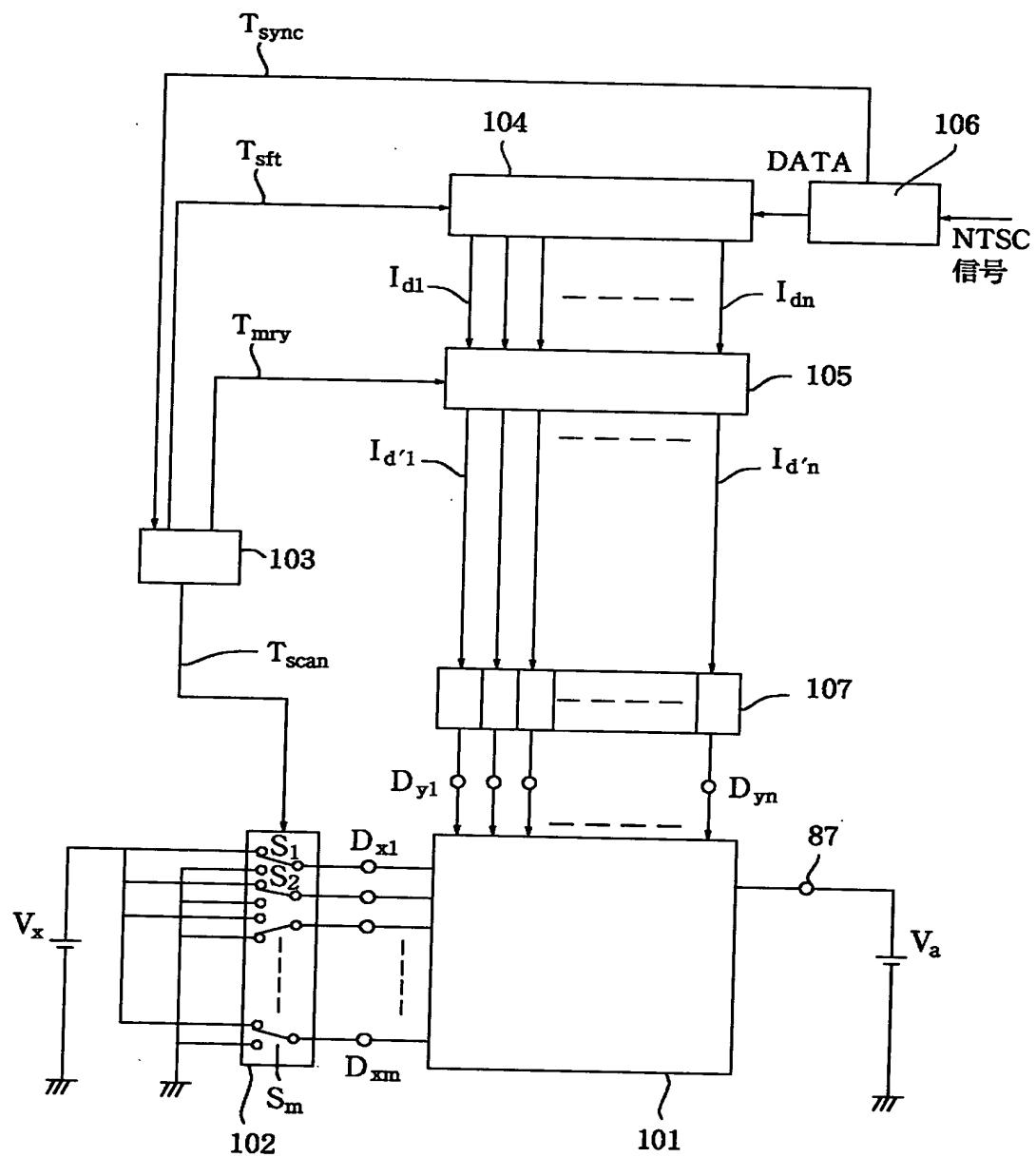
【図8】



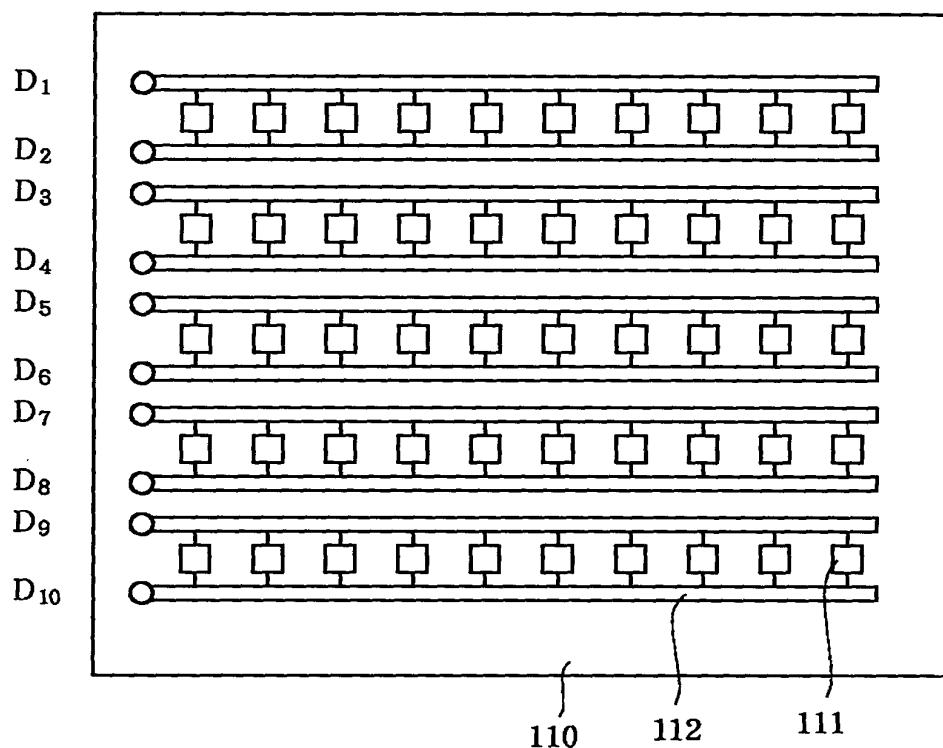
【図9】



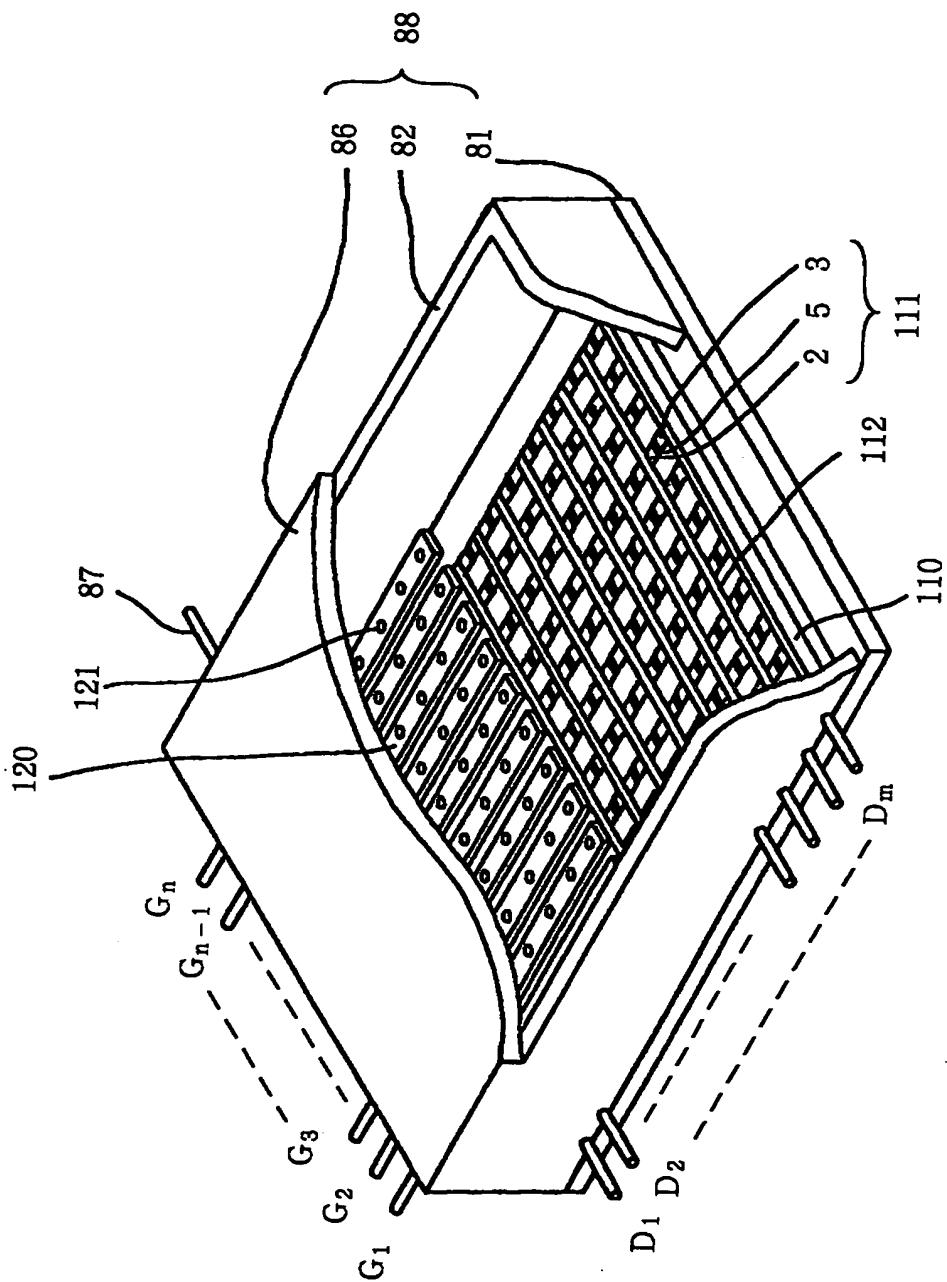
【図10】



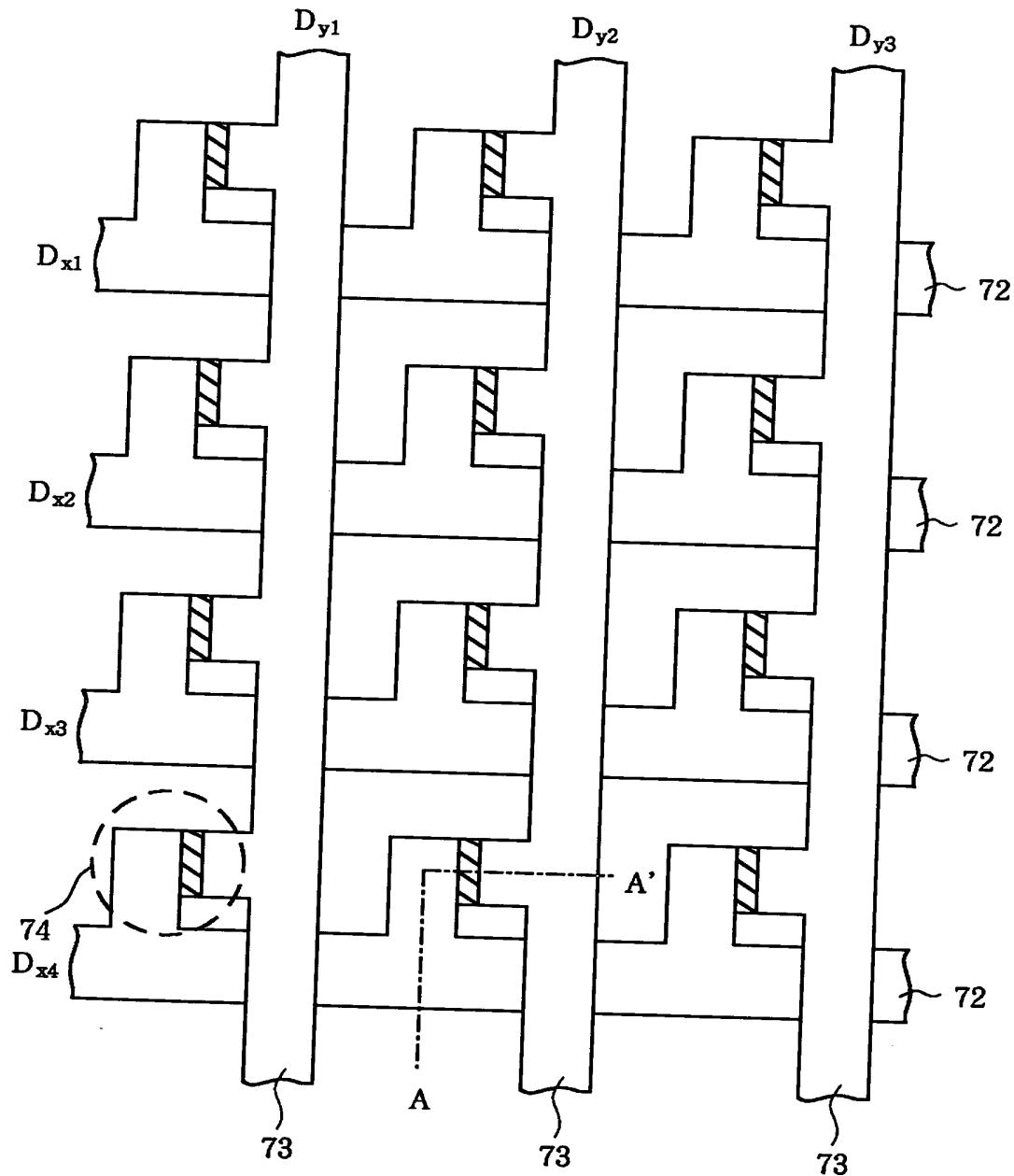
【図11】



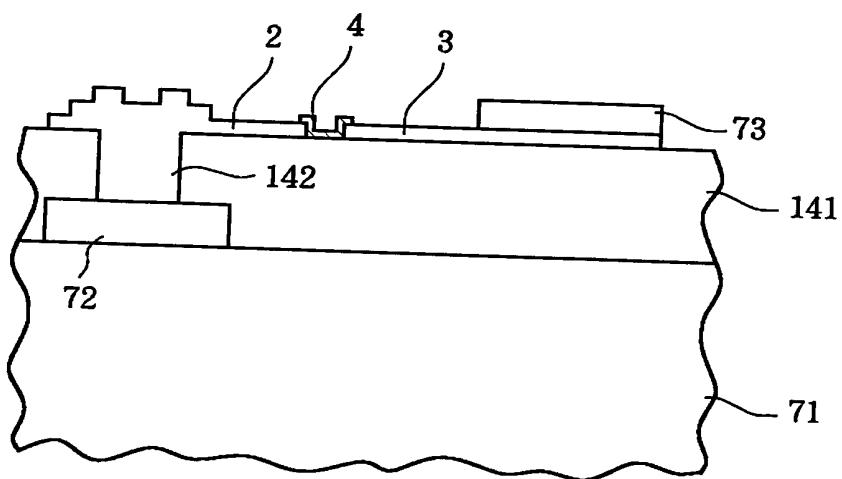
【図12】



【図13】

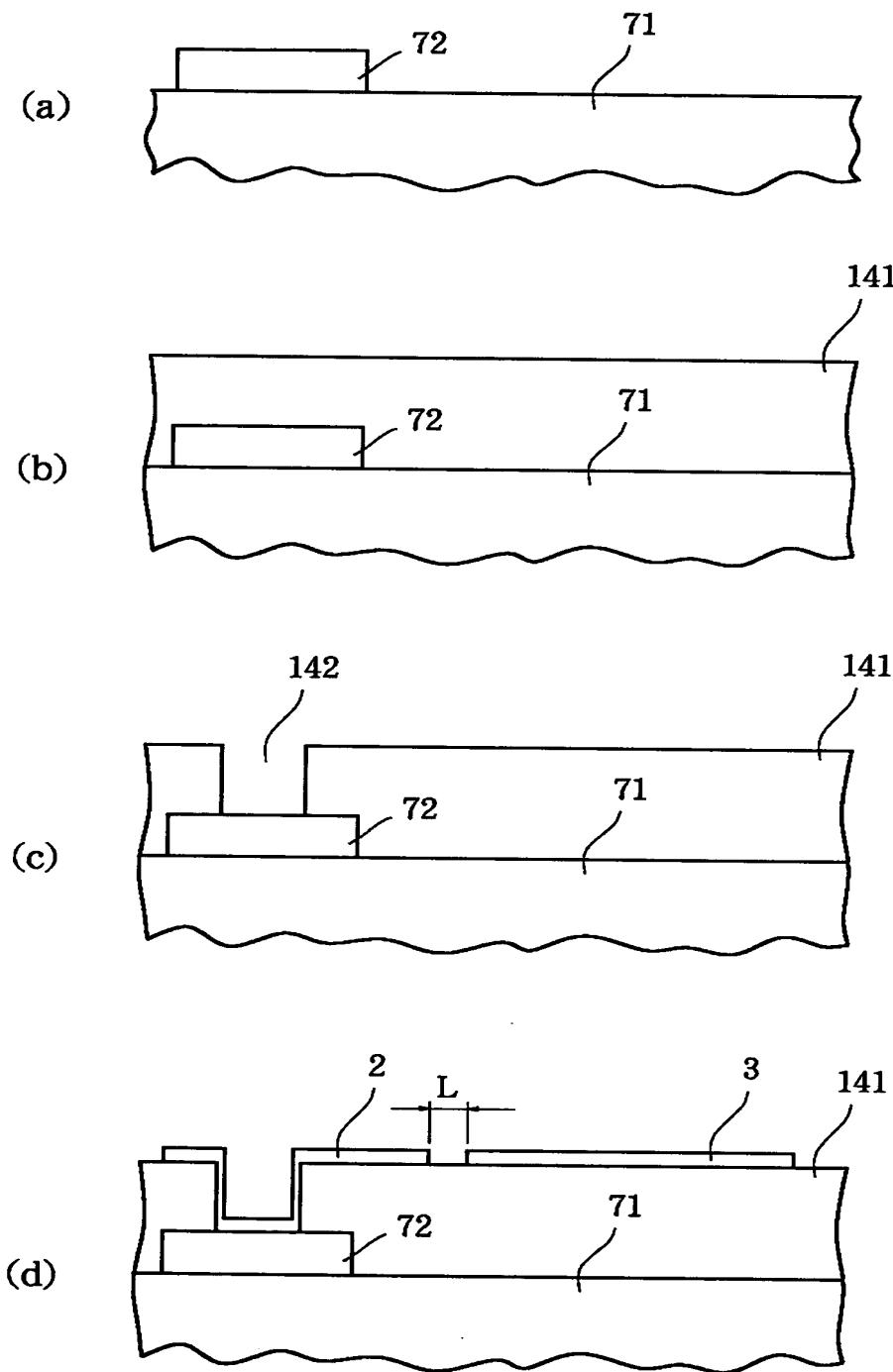


【図14】

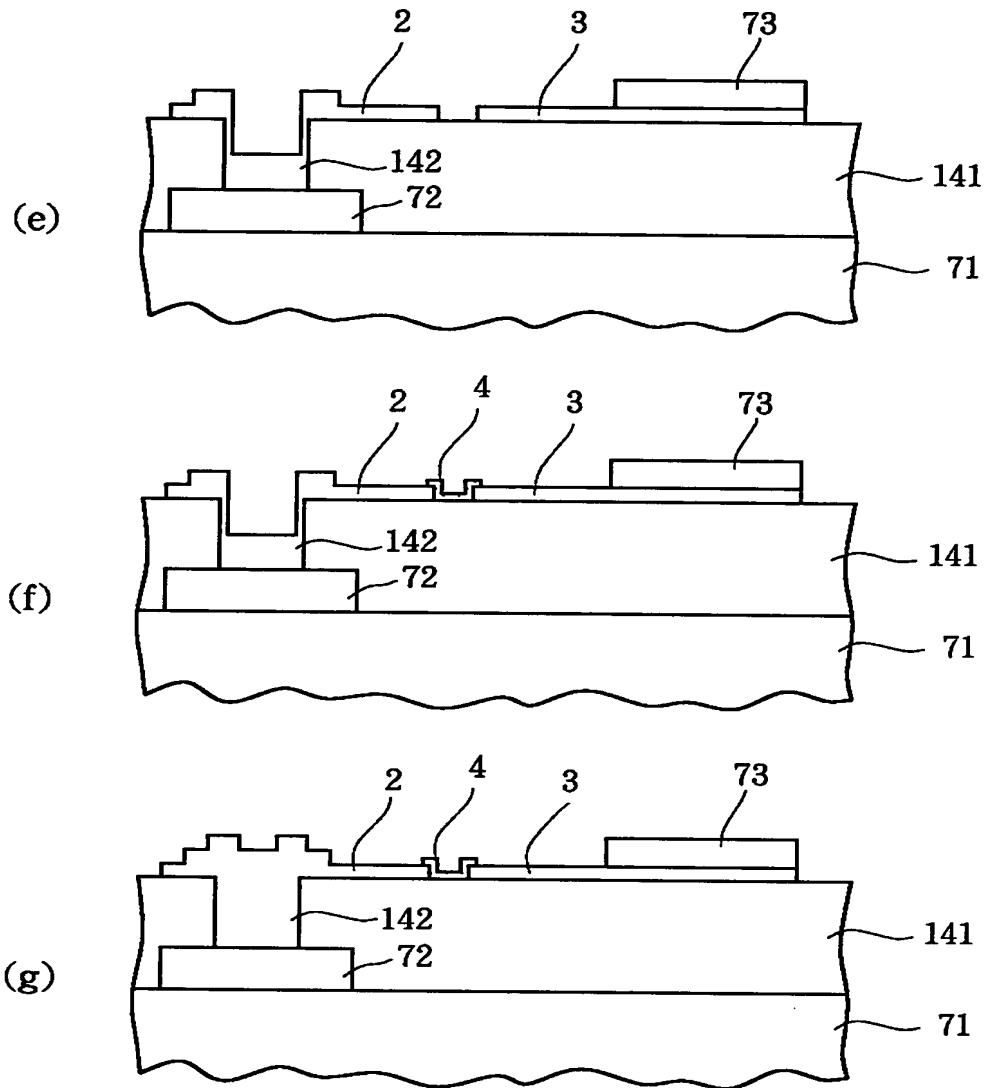


A-A' 断面図

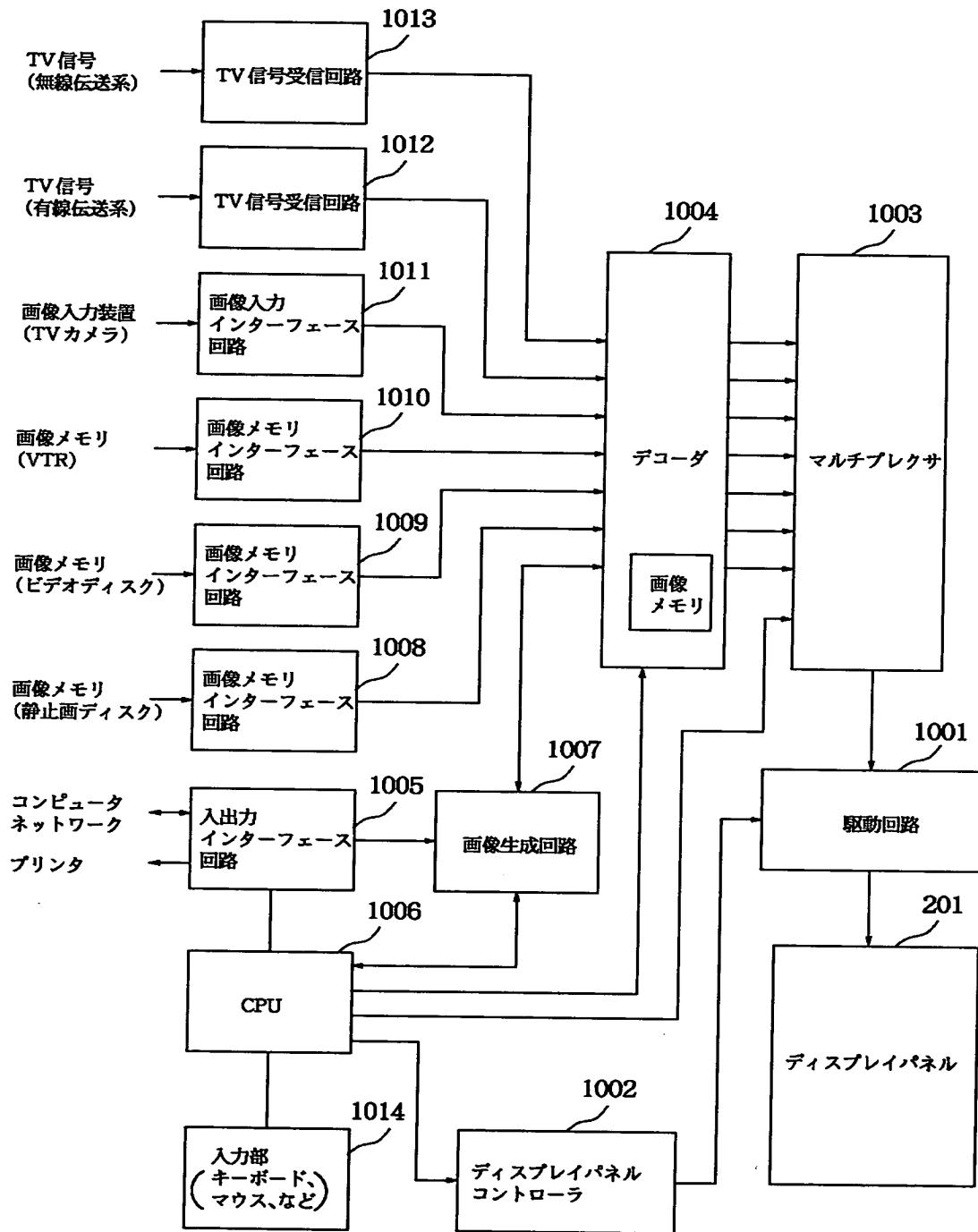
【図15】



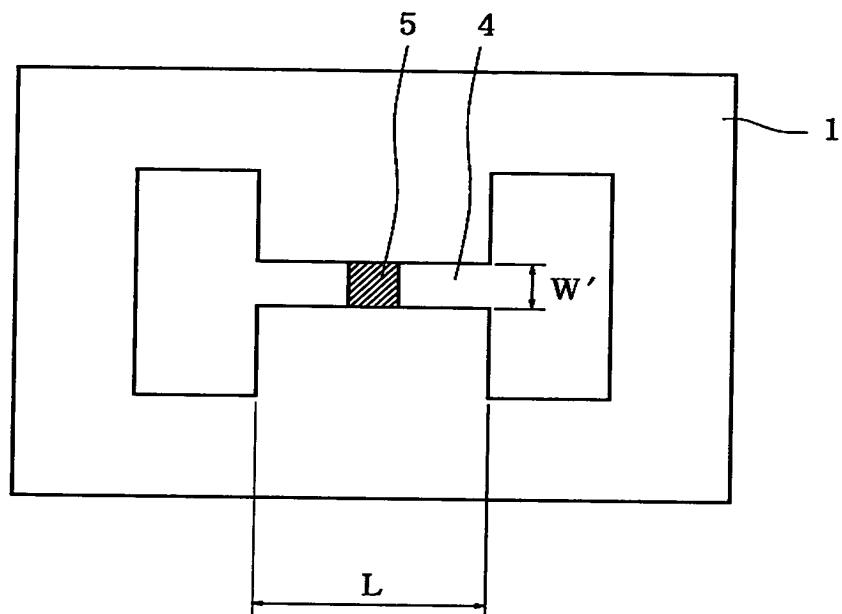
【図16】



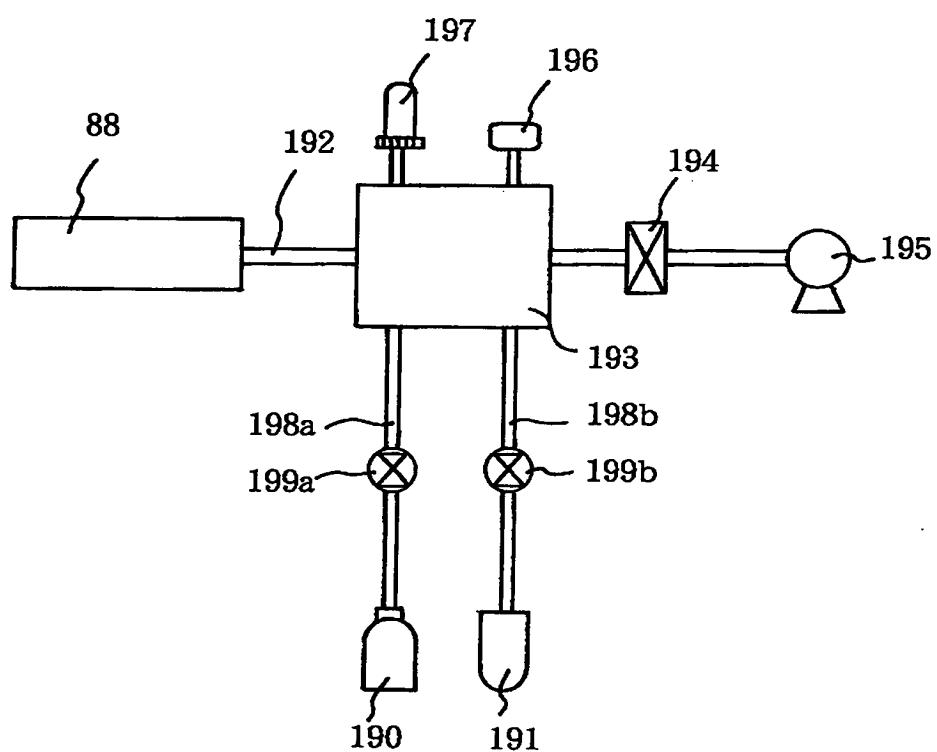
【図17】



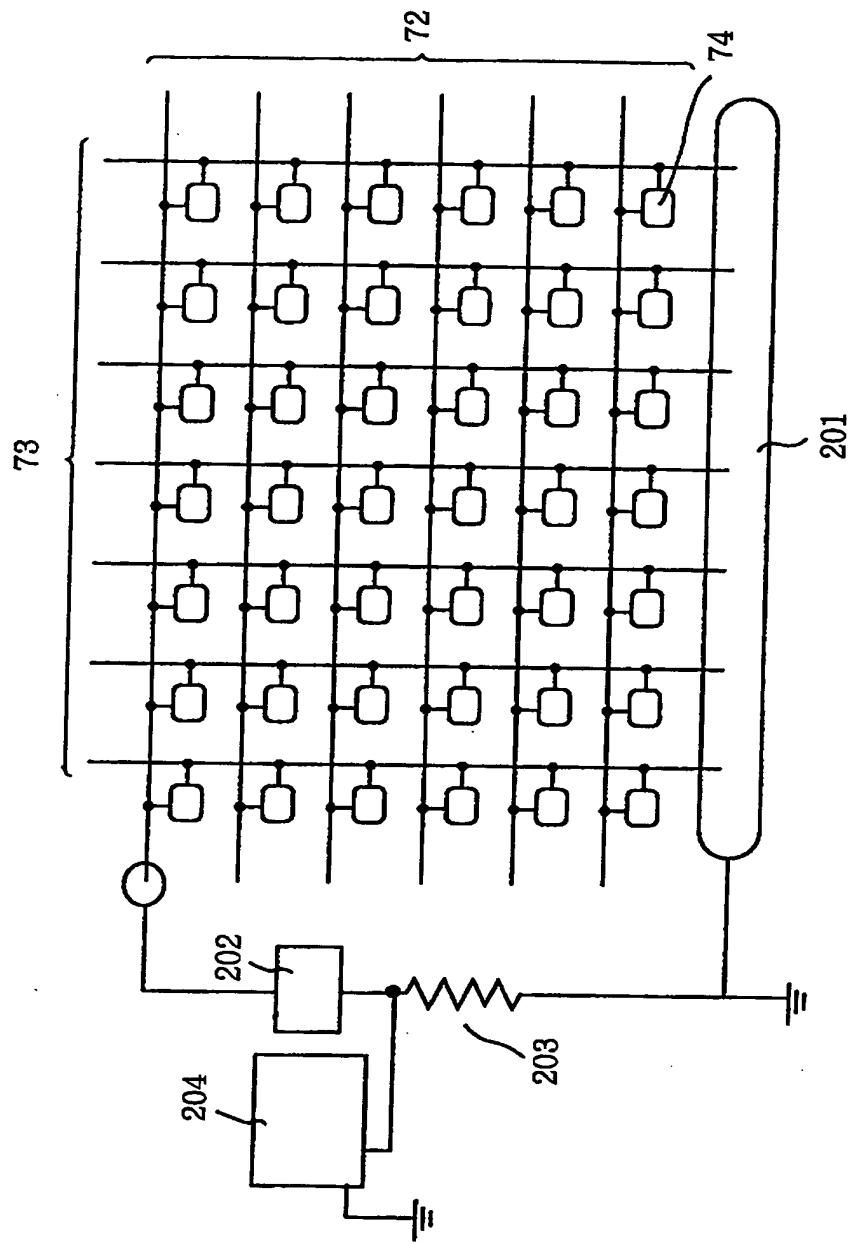
【図18】



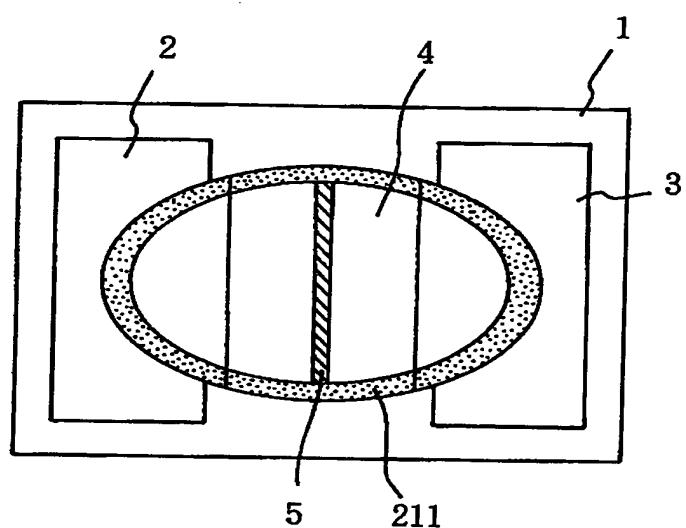
【図19】



【図20】



【図21】



【書類名】 要約書

【要約】

【課題】 高品位な画像を形成し得る画像形成装置の電子ビーム源として応用される良好な電子放出特性を示す電子放出素子の製造方法を提供する。

【解決手段】 導電性膜4に電子放出部5を形成する際に、導電性膜4の凝集を促進する気体の存在する雰囲気中にて、導電性膜4に加熱・通電する。

【選択図】 図1

## 認定・付加情報

|         |                    |
|---------|--------------------|
| 特許出願の番号 | 平成11年 特許願 第035442号 |
| 受付番号    | 59900125828        |
| 書類名     | 特許願                |
| 担当官     | 第一担当上席 0090        |
| 作成日     | 平成11年 2月22日        |

## &lt;認定情報・付加情報&gt;

## 【特許出願人】

|          |                   |
|----------|-------------------|
| 【識別番号】   | 000001007         |
| 【住所又は居所】 | 東京都大田区下丸子3丁目30番2号 |
| 【氏名又は名称】 | キヤノン株式会社          |

## 【代理人】

|          |  |
|----------|--|
| 【識別番号】   | 100096828                                    |
| 【住所又は居所】 | 東京都千代田区有楽町1丁目4番1号 三信ビル<br>227号室 豊田・渡辺内外特許事務所 |
| 【氏名又は名称】 | 渡辺 敏介  |

## 【選任した代理人】

|          |  |
|----------|--|
| 【識別番号】   | 100059410                                    |
| 【住所又は居所】 | 東京都千代田区有楽町1丁目4番1号 三信ビル<br>227号室 豊田・渡辺内外特許事務所 |
| 【氏名又は名称】 | 豊田 善雄  |

次頁無

出願人履歴情報

識別番号 [000001007]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都大田区下丸子3丁目30番2号

氏 名 キヤノン株式会社